PIN 다이오드를 이용한 대역 통과 여파 특성을 갖는 리미터 설계 및 실험

Design and Experiment of Waveguide Limiter with Band-Pass Characteristics Using PIN Diode

박 준 서 · 김 병 문* · 조 영 기

Jun Seo Park · Byung-Mun Kim* · Young Ki Cho

요 약

본 논문에서는 레이더 시스템의 수신단의 도파관 리미터와 대역 통과 여파기를 하나의 소자로 구현하는 방법을 제시하고자 한다. 먼저 대역 통과 여파 특성을 갖는 아이리스 구조를 제안하고 PIN 다이오드를 연결하여 도파관에 입사되는 전력의 크기에 따른 PIN 다이오드 바이어스 동작 특성에 따라서 각각 여파기와 리미터로 동작하는 구조를 설계하였다. 제작된 구조는 낮은 전력의 마이크로파가 입사하는 경우, 10 GHz에서 -0.7 dB의 삽입 손실을 갖는 통과 대역을 형성하는 여파기로, 높은 전력의 마이크로파가 입사하는 경우 대략 25 dB의 분리도를 갖는 리미터로 동작한다.

Abstract

In this paper, the method of design of the waveguide band-pass filter and limiter in radar system is proposed. First, we design a self-resonant iris, which can behave as a band-pass filter by mounting the PIN diode on the iris. When low power microwave is incident on the proposed element, the element behaves as a band-pass filter. Under a high power microwave condition, however, the element behaves as a limiter having wide band stop characteristics. The fabricated element has a pass band with -0.7 dB insertion loss at 10 GHz under the low power condition and isolation about 25 dB under the high power condition.

Key words : Waveguide, Limiter, Band-Pass Filter, Radar System

I. 서 론

리미터는 높은 전력을 가지는 마이크로파로부터 레이더 수신단을 보호하기 위해 사용되며, 대부분의 경우 리미터는 PIN 다이오드가 사용된다. 일반적인

로 레이더 송신단에 비해 수신단에서 다루는 전력은 매우 작은 레벨의 전력이기 때문에 송신단 또는 안테나로부터 누설되는 전력으로부터 수신단을 보호하기 위해서 리미터가 사용된다^{[1],[2]}.

일반적인 도파관식 리미터는 전달 특성과 분리

「이 논문은 경북대학교 두뇌한국 21사업, 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업(2011-1595000), 2012 KNU 학술연구비사업에 의하여 지원되었음.」

경북대학교 전자공학부(School of Electronics Engineering, Kyungpook University)

*경북도립대학교 IT 특약 계열(Division of IT Cooperative System, Kyungbuk Provincial College)

· Manuscript received 2012 July 26, 2012 ; Revised September 4, 2012 ; Accepted September 7, 2012. (ID No. 20120726-02S)

· Corresponding Author : Young Ki Cho (e-mail : ykcho@ee.knu.ac.kr)

특성을 가지며, 높은 전력의 마이크로파가 입사하는 경우, 즉 분리 특성을 가진 조건에서 특정 주파수 영역을 제외하면 손실이 적다. 이러한 특성을 보완하기 위해서 대역 차단 특성을 가지는 여파기가 추가로 사용되며, 이 경우 도파관 내에서 고차 모드가 형성되며, 전체 리미터의 크기가 커진다^[3].

레이더 수신부 보호와 소형화를 위해 본 논문에서는 도파관 리미터에 다이오드 장착을 위한 일반적인 포스트 구조^{[1],[4]} 대신 대역 통과 여파기 특성과 리미터 특성을 갖는 아이리스 구조^[5]를 적용하여 하나의 도파관 리미터 구현을 목표로 한다. 먼저 도파관 횡단면에 삽입되어 대역 통과 여파기의 특성을 가지는 아이리스를 설계한 뒤, PIN 다이오드를 바이어스(bias)에 따른 동작 특성을 고려하여 여파기로서 설계된 아이리스에 삽입한다. 리미터가 통과 특성을 가질 때, 즉 낮은 전력의 마이크로파가 입사하는 경우 본 논문에서 제안된 아이리스 구조는 대역 통과 여파기로서 동작을 하며, 반대로 높은 전력의 마이크로파가 입사하는 경우에는 분리 특성이 나타난다. 따라서 제안된 구조는 기존의 도파관 리미터를 설계하는 과정에서 필요했던 대역 통과 여파기 부분을 추가함에도 전체 리미터의 크기가 증가하지 않으며, 다단(multi-stage)으로 구현이 가능하기 때문에 수신단에서 사용되는 대역 통과 여파기의 설계에도 적합한 구조이다.

II. 본 론

2-1 대역 통과 여파기 설계

그림 1은 제안된 대역 통과 여파기와 여파기로 동작하는 아이리스의 구조를 도시한 것이다. WR-90 표준형 도파관 내부에 그림 1(b)의 아이리스가 삽입된다. 아이리스는 비유전율 $\epsilon_r = 2.55$ 인 Taconic TLX-8 마이크로스트립(micro strip) 기판으로 제작되며, 두께는 0.3 mm이다. 아이리스는 기판의 식각(etching) 과정을 거쳐서 접지(ground)를 제거시키고, 도파관 횡단면에 삽입하기 위하여 도파관의 플랜지(flange)면 크기에 맞게 제작하였다.

제안된 여파기의 주파수 응답 특성을 확인하기 위하여 그림 1(b)에 도시된 파라미터의 치수를 $a = 0.5$ mm, $b = 7$ mm, $x = 5.6$ mm, $y = 4$ mm, $x_1 = 6$

(a) 입체도
(a) Solid view

(b) 제안된 여파기의 아이리스 구조
(b) Structure of the proposed filter iris

그림 1. 제안된 여파기의 구성도

Fig. 1. Geometry of the proposed filter.

그림 2. 여파기의 주파수 응답 특성

Fig. 2. Frequency response characteristics.

mm, $y_1 = 0.5$ mm로 정하고, EM S/W인 CST-MWS를 이용하여 S_{11} 과 S_{21} 을 그림 2에 나타내었다.

그림 2의 주파수 응답 특성은 대략 10 GHz의 공진 주파수를 가지고 매우 넓은 통과 대역이 형성되며, PIN 다이오드의 커패시턴스(capacitance) 값을 추가하면 주파수 선택성이 증가한다.

2-2 여파 특성을 가지는 리미터 설계

2-2-1 PIN 다이오드

그림 3. PIN 다이오드 등가회로

Fig. 3. Equivalent circuit of PIN diode.

PIN 다이오드는 P 영역과 N 영역으로 구성되는 일반적인 다이오드 구조와 달리 접합(junction) 면 사이에 I 영역(intrinsic layer)을 삽입시킨 구조이다. I 영역은 자유 운반자(free carrier)의 수가 매우 낮아서 높은 임피던스 값을 가지며, I 영역 두께에 따라서 임피던스 값이 결정된다^[6].

PIN 다이오드는 제로 혹은 역(reverse) 바이어스 상태에서 큰 임피던스 값을 가지며, 순(forward) 바이어스 상태에서는 매우 낮은 임피던스 값을 가진다. 본 논문에서 사용되는 PIN 다이오드의 바이어스는 입사되는 마이크로파에 의해서 결정되며, 순 바이어스와 역 바이어스 상태에 따른 등가회로는 그림 3과 같다^{[6],[7]}. 그림 3(a)의 L_p , R_s 는 각각 패키지 인덕턴스(package inductance, 0.3 [nH]), 직렬 저항(series resistance, 2 Ω)이며, 그림 3(b)의 C_t , R_p 는 각각 총 커패시턴스(total capacitance, 0.3 pF), 병렬 저항(parallel resistance, 5,000 Ω)이다. 또한 X-band에서 패키지 인덕턴스 성분은 역 바이어스 상태에서 무시한다.

2-2-2 여파 특성을 가지는 리미터

그림 4는 본 논문에서 제안하는 여파 특성을 가지는 리미터의 아이리스 구조이다. 그림 1(b)의 여파기 아이리스의 두 수평 스트립(horizontal strip) 1 사이의 공간에 PIN 다이오드를 수직으로 연결을 하고, 수평 스트립 1과 수평 스트립 2 사이에 쇼크(choke) 역할을 하는 인덕터가 추가되었다.

낮은 전력의 마이크로파가 입사하면 PIN 다이오드는 높은 임피던스 값을 가지며, 그림 3(b)의 등가회로로 표현된다. 본 논문에서 사용하는 PIN 다이오드인 Skyworks사의 CLA4606-219 모델의 경우 대략

a	b	x	y	x_1	y_1
1	8	5	3.5	6	0.5

(b) 구조적인 치수(단위: mm)

(b) Geometrical parameter(dimension: mm)

그림 4. 제안된 아이리스 구조 및 구조적인 치수

Fig. 4. Structure of the proposed iris and geometrical size.

표 1. 파라미터 변화에 따른 공진주파수와 대역폭의 변화

Table 1. Variation of resonance frequency and bandwidth versus different parameters.

파라미터	f_0	대역폭
$a \uparrow$	$\downarrow$	$\downarrow$
$b \uparrow$	$\uparrow$	$\downarrow$
$x \uparrow$	$\downarrow$	$\downarrow$
$y \uparrow$	$\downarrow$	$\times$

$C_t = 0.3$, pF, $R_p = 5,000$ Ω 의 값을 가진다.

그림 4(a)의 제안된 아이리스 구조의 각 파라미터 변화에 따른 주파수 응답 특성 변화를 그림 5에 나타내었으며, 표 1에 공진주파수와 대역폭(bandwidth)의 변화를 정리하였다. 다만 x_1 , y_1 의 변화는 각각 x , y 의 변화와 매우 유사한 영향을 주기 때문에 생략하였다.

그림 5로부터 낮은 전력의 마이크로파가 입사하는 경우, 제안된 소자는 대역 통과 여파기로 동작한다. 즉, 직렬로 연결된 수평 스트립과 쇼크, 그림 3(b)의 등가회로와 두 수직 스트립(vertical strip) 사이에 병렬 공진 현상이 나타남을 알 수 있다.

리미터에 입사되는 마이크로파의 전력이 증가하면서 문턱 전력(threshold power)보다 높아지기 시작

(a) a의 변화에 따른 주파수 응답 특성
(a) Frequency response characteristics according to variation of a

(b) b의 변화에 따른 주파수 응답 특성
(b) Frequency response characteristics according to variation of b

(c) x의 변화에 따른 주파수 응답 특성
(c) Frequency response characteristics according to variation of x

(d) y의 변화에 따른 주파수 응답 특성
(d) Frequency response characteristics according to variation of y

그림 5. 파라미터 변화에 따른 주파수 응답 특성

Fig. 5. Frequency response characteristics versus geometrical parameter.

그림 6. PIN 다이오드 on 상태의 리미터 주파수 응답 특성

Fig. 6. Frequency response characteristics of PIN diode when the PIN diode is on state.

하면 PIN 다이오드의 임피던스는 매우 낮아지며, 그림 3(a)의 등가회로로 표현되고, 그림 6에 주파수 응답 특성을 나타내었다.

문턱 전력(threshold power, CLA4606-219의 경우 15 dBm)보다 낮은 전력의 마이크로파가 입사하는 경우, PIN 다이오드의 off 상태로 인해 여파기로 동작하는 소자 즉 공진 개구는 입사하는 마이크로파의 전력이 증가하면서 두 수평 스트립 1이 전기적으로 단락(short) 상태가 되며, 비공진 소자가 된다. 이 경우 제한된 소자는 12.3 GHz에 저지 대역을 형성하는 직렬 공진 현상이 나타나고, 입사하는 대부분의 마이크로파를 반사하는 리미터로서 동작한다. 또한 그림 5와 그림 6의 두 주파수 응답 특성으로부터 기존의 도파관 리미터와 여파기에서 형성되는 고차 모드

그림 7. 제안된 구조의 등가회로

Fig. 7. Equivalent circuit of the proposed circuit.

는 나타나지 않음을 확인할 수 있다.

2-2-3 제안된 아이리스 구조의 등가회로

제안된 여파 특성을 갖는 리미터 아이리스 구조의 등가회로를 그림 7에 나타내었다.

L_{vs} 는 수직 스트립(vertical strip), L_{hs1} , L_{hs2} 는 각각 수평 스트립(horizontal strip) 1·2를 의미하며, C_g 는 수평 스트립 1·2 사이의 공간에 형성되는 커패시터의 커패시턴스 값을 의미하며, 초크 역할을 하는 인덕터는 설계되는 주파수 영역에서 무시하였다. 그림 7의 오른쪽 회로로부터 제안된 구조는 병렬 공진으로 인한 하나의 통과 대역과 직렬 공진으로 인한 하나의 저지 대역을 가지며, 입력되는 전력 레벨에 따른 PIN 다이오드의 동작 특성을 고려한 등가회로를 그림 8에 나타내었다.

리미터에 입력되는 신호의 전력이 높은 경우, 즉 on 상태의 PIN 다이오드의 임피던스는 매우 낮은 값으로 전기적으로 단락(short) 상태로 볼 수 있고(그림 8(a)), 리미터는 $f_{r0} = 1/(2\pi\sqrt{LC_g/2})$ 의 주파수에서 저지 대역을 형성한다.

그림 8(b)는 낮은 전력의 마이크로파가 리미터에 입사하는 경우, 전체 구조의 등가회로이다. PIN 다이오드의 저항 성분은 개방 상태로 하였으며, 병렬 공진 현상으로 인해 여파기로 동작한다. $f_{p0} = 1/(2\pi\sqrt{(L_{vs}+L)C})$ 의 주파수에서 통과 대역을 형성하고, $C = \frac{C_{PIN}C_g/2}{C_{PIN}+C_g/2}$ 이며, 본 논문에서 설계된 소자의 저지 대역과 통과 대역 중심 주파수는 각각 $f_{r0} = 12.3$ GHz, $f_{p0} = 10$ GHz이다. 저지 대역의 중심

그림 8. PIN 다이오드 바이어스를 고려한 제안된 구조의 등가회로

Fig. 8. Equivalent circuit of PIN diode according to on/off state.

주파수가 통과 대역의 중심 주파수보다 높은 주파수에 위치함으로써 여파기의 고차 모드^[3] 형성을 차단한다.

2-3 리미터의 시뮬레이션 및 측정 결과

그림 9(a)는 본 논문에서 제안한 여파 특성을 가지는 리미터 아이리스가 도파관 플랜지면에 수평으로 삽입된 전체 구성을 보여주며, 그림 9(b)는 제작된 아이리스 위에 PIN 다이오드와 인덕터를 납땜을 통해 연결한 모양을 보여준다.

낮은 전력의 마이크로파가 리미터에 입사하는 경우의 여파 특성을 확인하기 위해 VNA(Vector Network Analyzer)를 도파관에 연결해서 실험을 하였고, 시뮬레이션 결과와 실험 결과가 거의 일치함을 확인하였다(그림 10).

높은 전력의 마이크로파가 입사하는 경우, 리미터의 분리도(isolation)를 측정하기 위한 실험 구성도는 그림 11과 같다. 전력이 높기 때문에 장비 보호를 위한 20 dB 감쇄기(attenuator)를 리미터 뒷 단에 추가하였고, 커플러(coupler)에서 출력되는 43 dBm의 전력이 리미터에 입력되며, Peak Power Meter를 이용해서 분리도를 측정하였다.

(a) 실험을 위한 도파관 구성
(a) Waveguide set up for experimental

(b) 제작된 아이리스 구조
(b) Structure of the fabricated iris

그림 9. 도파관 삽입 구조 및 제작된 아이리스 구조
Fig. 9. Waveguide set up and structure of the fabricated iris

신호 발생기(signal generator)로부터 펄스 폭(pulse width) $0.5 \mu s$, 듀티(duty) 1 %를 갖는 펄스를 생성해서 전원으로 사용하였다. 그림 12의 리미터 분리도 측정 결과는 커플러의 출력단에서 나오는 43 dBm의 전력이 리미터와 20 dB 감쇄기를 통과해서 나오는 신호이기 때문에 -2.495 dBm 의 전력이 측정되었다. 따라서 감쇄기에 의한 20 dB의 손실을 보상해 주면 리미터의 분리도는 25.495 dB 이고, flat leakage는 17.5 dBm 이다. CLA 4606 PIN 다이오드에 43 dBm의 전력이 입사하는 경우의 분리도는 대략 $27 \text{ dB}^{[8]}$ 이며, 측정된 25.495 dB 의 분리도와 거의 같다.

그림 10. 리미터의 여파 특성 확인을 위한 시뮬레이션 및 실험 결과
Fig. 10. Simulation and experimental results of the limiter showing band pass characteristics.

그림 11. 리미터의 분리도 측정을 위한 실험 구성도
Fig. 11. Experimental set up for measuring the isolation of the limiter.

그림 12. 리미터 분리도 측정 결과

Fig. 12. Experimental result of the limiter isolation.

III. 결 론

본 논문에서는 고출력 레이더 시스템의 수신부에서 사용되는 대역 통과 여파기와 수신부를 보호하기 위한 리미터를 하나의 소자로 만들어서 전체 레이더 시스템을 소형화하는 방법을 제시하였다. 제안된 아이리스 구조는 낮은 전력의 마이크로파가 입사하는 경우, PIN 다이오드와 결합하여 병렬 공진이 발생하면서 중심 주파수 10 GHz에서 통과 대역을 형성하는 대역 통과 여파기로서 동작함을 시뮬레이션과 실험을 통해 검증하였으며, 높은 전력의 마이크로파가 입사하는 경우, PIN 다이오드의 임피던스 값 변화로 인한 직렬 공진 발생으로 대부분의 전력을 반사하는 25.495 dB의 분리도를 가지는 리미터로 동작함 역시 검증하였다.

실제 레이더 수신부를 구성하는 여파기는 다단(multi-stage)으로 구성되며, 리미터 또한 높은 분리도를 얻기 위하여 다단으로 구성된다. 본 논문에서 제안된 소자는 일반적인 다단 여파기 및 리미터와 같이 소자를 다단으로 구성하면 대역폭을 조절함과 동시에 리미터의 분리도 또한 증가한다. 즉, 다단으로

구성하면 할수록 전체 레이더 수신부의 크기는 현저히 소형화가 되기 때문에 전체 시스템 및 경제적인 측면에서도 개발자들에게 실무적인 도움이 될 수 있을 것이다.

참 고 문 헌

- [1] Roberts, "A review of solid-state radar receiver protection devices", *Microwave J.*, vol. 34, no. 12, pp. 121-122, Feb. 1991.
- [2] R. F. Bilotta, "Receiver protections: a technology update", *Microwave J.*, vol. 40, no. 8, Aug. 1997.
- [3] 신니혼무센가부시키가이샤, "저역 필터용 도파관식 다이오드 리미터", 한국특허, 출원번호. 10-19880001685, 1988.
- [4] Ruijie Mao, Guoyu Yang, and Xiaohong Tang, "Genetic algorithm optimization of waveguide limiter", *Asia-Pacific Microwave Conference Proc.*, 2005.
- [5] Nikolai V. Drozdovski, Lioudmila M. Drozdovskia, "Microstrip and waveguide passive power limiters with simplified construction", *J. Microwaves and Optoelectronics*, vol. 1, no. 5, pp. 14-29, Dec. 1999.
- [6] Joseph F. White, *Microwave Semiconductor Engineering*, Van Nostrand Reinhold Company INC, 1982.
- [7] Norman J. Brown, "Design concepts for high-power PIN diode limiting", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-15, no. 12, Dec. 1967.
- [8] Skyworks, "CLA series: silicon limiter diodes, packaged and bondable chips", Skyworks Solutions Inc., Mar. 2012.

박 준 서

2011년 2월: 금오공과대학교 전자공학부 (공학사)
2011년 3월~현재: 경북대학교 전자전기컴퓨터 석사과정
[주 관심분야] 필터 설계, 전자기이론, 초고주파 수동소자

조 영 기

1978년: 서울대학교 전자공학과 (공학사)
1981년: 한국과학기술원 전기 및 전자공학과 (공학석사)
1998년: 한국과학기술원 전기 및 전자공학과 (공학박사)
2008년: 한국전자과학회 회장

1981년~현재: 경북대학교 전자공학부 교수
[주 관심분야] 전자기 산란 및 복사, 주기 구조, 안테나 이론 등

김 병 문

1986년 2월: 경북대학교 전자공학과 (공학사)
1988년 2월: 경북대학교 전자공학과 (공학석사)
1998년 6월: 경북대학교 전자공학과 박사수료
1990년 1월~1997년 2월: LG정밀

선임연구원

1997년 3월~현재: 경북도립대학교 IT특약계열 부교수
[주 관심분야] Antenna, RF, EMC, Radar 등