비대칭 몸체 바이어싱 비교기를 사용하여 비교시간을 조절하는 무선 전력 전송용 정류기

Rectifier with Comparator Using Unbalanced Body Biasing to Control Comparing Time for Wireless Power Transfer

하 병 완 · 조 춘 식

Byeong Wan Ha · Choon Sik Cho

요 약

이 논문은 0.11 μm RF CMOS 공정에서 비대칭 몸체 바이어싱을 적용한 비교기를 사용한 정류기를 제안한다. 제안하는 정류기는 MOSFET와 두 개의 비교기로 이루어져 있다. 이 비교기는 부하 전압이 입력 전압보다 높을 때 생기는 역방향 누설 전류를 줄이는 데 사용한다. 비대칭 몸체 바이어싱을 사용함으로써 비교기의 High에서 Low 상태로 바꾸는 기준 전압을 높이고, 누설 전류가 흐르는 시간을 줄인다. 13.56 MHz의 2 Vpp 교류전압을 입력하고, 1 k Ω 의 저항과 1 nF의 커패시터를 부하에 연결한 환경에서 측정하였다. 시뮬레이션 결과, 전압 변환 효율은 87.5 %, 전력 변환 효율은 45 %이고, 측정된 전압 변환 효율은 85.215 %, 전력 변환 효율은 50 %이다.

Abstract

This paper presents a rectifier with comparator using unbalanced body biasing in 0.11 μm RF CMOS process. It is composed of MOSFETs and two comparators. The comparator is used to reduce reverse leakage current which occurs when the load voltage is higher than input voltage. For the comparator, unbalanced body biasing is devised. By using unbalanced body biasing, reference voltage for comparator changing from high state to low state is increased, and it reduces time interval for leakage current to flow. 13.56 MHz 2 Vpp signal is used for input and 1 k Ω resistor and 1 nF capacitor are used for output load for simulation and experimental environment. In simulation environment, voltage conversion efficiency(VCE) is 87.5 % and Power conversion efficiency(PCE) is 50 %. When the rectifier is measured, VCE shows 90.203 % and PCE shows 45 %.

Key words : Wireless Power Transfer, Rectifier, Comparator, Body Biasing, Power Conversion Efficiency(PCE), Voltage Conversion Efficiency(VCE)

I. 서 론

최근, 유가가 급등함에 따라 전기차에 대한 수요
역시 증가하고 있다. 전기차에 사용되는 충전 배터

리의 용량은 유한하기 때문에 무선 전력 전송 기술
을 이용한 배터리 충전이 활발히 진행되고 있다. 정
류기는 무선 전력 전송 회로에서 가장 필수적인 회
로이고, 무선 전력 전송 회로뿐만 아니라 일정한 직

「이 논문은 2012년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(NRF-2012R1A1A2008263).」
한국항공대학교 항공전자 및 정보통신공학부(School of Electronics, Telecommunication and Computer Engineering, Korea Aerospace University)

· Manuscript received September 2, 2013 ; Revised November 6, 2013 ; Accepted November 8, 2013. (ID No. 20130902-08S)

· Corresponding Author : Choon Sik Cho (e-mail : cscho@kau.ac.kr)

류 전압을 공급받는 많은 회로에서 널리 쓰이고 있다.

무선전력 전송 기술 중에서 자기 유도 방식은 주로 짧은 거리에서 높은 전력 효율로 전력을 전송할 때 사용된다. 하지만 2007년 Soljacic 박사의 연구로 인해 자기 공진 방식을 사용하여 비교적 먼 거리에서 높은 효율로 전력을 전송하는 것이 가능하게 되었다^[1]. 여러 종류의 무선 전력 전송 방식이 있지만 정류기는 항상 부하와 코일 사이에 존재한다. 즉, 무선 전력 전송 수신단의 전체 효율을 결정하는 가장 중요한 회로이기 때문에, 효율을 향상시키기 위하여서는 반드시 정류기의 효율을 고려하여 설계하여야 한다. 그러므로 본 논문에서는 정류기의 MOSFET을 사용할 때 생기는 누설 전류를 줄여서 효율을 증가시키는 방법을 위하여 비대칭 몸체 바이어싱을 적용하고, 비교기의 비교시간을 제어하는데 사용하여 효율을 향상시킬 수 있는 회로를 제안한다.

II. 기존의 정류기

2-1 정류기

그림 1은 다이오드로 이루어진 전파 정류기의 그림이다. RFP와 RFN에 교류 전압을 인가하면 다이오드 D_1 , D_4 와 D_2 , D_3 에 전류가 번갈아 흐르면서 부하에는 직류 전류가 흐르게 된다. 하지만 다이오드를 사용하는 경우, 다이오드의 문턱 전압으로 인해 교류 전압을 직류 전압으로 변환하는 효율을 일정 수준

그림 1. 다이오드를 이용한 정류기
Fig. 1. The conventional rectifier with diodes.

그림 2. MOSFET을 사용한 정류기
Fig. 2. The conventional rectifier with MOSFETs.

이상 높일 수 없다. 반면에 MOSFET은 드레인과 소스 사이의 전압이 다이오드의 문턱 전압보다 작기 때문에 효율을 향상시킬 수 있다. 따라서 그림 2와 같이 MOSFET을 사용함으로써 해결될 수 있다^[2].

MOSFET의 드레인과 소스 사이의 전압이 다이오드의 문턱 전압보다 낮기 때문에, 전압 변환 효율이 향상될 수 있는 측면 외에도 MOSFET이 작고 저렴하기 때문에 공간과 비용을 절약할 수 있다는 장점이 있다. RFP가 RFN보다 높을 때 PM1과 NM2는 켜지고, PM2와 NM1은 꺼진다. 반면에, RFP가 RFN보다 낮을 때 PM2와 NM1은 켜지고, PM1과 NM2는 꺼진다. 이와 같은 과정을 통해 교류 전류는 직류 전류로 바뀌게 된다. 그러나 DCout의 전압이 RFP 또는 RFN보다 높을 때 DCout에서 RFP 또는 RFN으로 흐르는 누설 전류가 발생한다. 이 현상은 전력 변환 효율을 감소시킨다.

그림 3은 비교기를 사용한 MOSFET 정류기이다. 비교기는 RFP가 DCout보다 클 때 발생하는 누설 전류를 제거하기 위해서 사용한다. 이 회로에서는 RFP, RFN이 DCout보다 클 때 비교기가 PM1, PM2, NM1, NM2를 끄기 때문에 누설 전류가 흐르는 것을 막을 수 있다. 그러나 비교기의 출력과 연결된 트랜지스터들의 게이트에서 생기는 기생 Capacitance 성분으로 인하여 트랜지스터의 on, off 시간 지연이 발생하고, 이로 인하여 PM1/NM2 경로와 PM2/NM1 경로가 동시에 turn on 되는 시간이 존재하게 된다. 이는 곧 출력에서 입력으로의 역방향 누설전류가 발생함을 의미한다.

그림 3. 비교기를 이용한 정류기 회로
Fig. 3. The conventional rectifiers with comparators.

그림 4. 기존의 비교기 회로
Fig. 4. The conventional comparator.

2-2 비교기

기존의 비교기는 그림 4에 나타나 있다. 이 비교기는 전류를 조절하기 위해 PM1, PM2, NM1, NM2를 켜거나 끈다. RFP와 RFN을 비교하기 위해 두 쌍의 Current Mirror로 구성한다^[3].

DCout의 전압이 RFP의 전압보다 높을 때 PM3는 켜진다. 그러면 OUTP는 DCout과 연결되어 비교기는 High 상태를 출력한다. 비교기의 High 상태는 이어서 정류기의 pMOS를 끄게 된다(PM1, PM2). 반면에 DCout의 전압이 RFP보다 낮아지면 PM3는 꺼지고, NM3는 켜진다. 그러면 OUTP는 RFN과 연결되고, 비교기가 LOW 상태를 출력해서 정류기의 pMOS를

켜게 된다(PM1, PM2). 앞 절에서 설명한 대로 비교기의 출력이 생성하는 기생 Capacitance로 인하여 시정수가 증가하고, 이는 정류된 전류의 경로가 바뀔 때(예를 들어 PM1 - DCout - 부하 - NM2 - RF 입력에서 PM2 - DCout - 부하 - NM1 - RF 입력으로) 각 트랜지스터가 turn on 되는 시간의 지연이 발생하므로 두 경로가 동시에 on 되어 있는 시간이 존재하게 된다. 이 현상으로 인하여 역방향 누설 전류가 발생하고, 이는 효율의 감소를 초래하게 된다.

III. 제안하는 정류기

3-1 비교기

이러한 문제를 해결하기 위하여 제안하는 비교기는 그림 5에 나타나 있다. 이 회로는 PM3의 몸체에 GND를 연결함으로써 비대칭적인 몸체 바이어싱을 구현한다. 비대칭적인 몸체 바이어싱을 사용함으로써, OUTP는 DCout이 아닌 $DCout + \Delta V_{sg}$ 보다 RFP가 클 때 Low 상태를 출력한다. 여기서 ΔV_{sg} 는 다음과 같다.

$$\Delta V_{sg} = V_{sgPM3} - V_{sgPM4}$$

ΔV_{sgPM3} 는 몸체가 접지에 연결되어 있을 때, PM3의 문턱 전압이고 ΔV_{sgPM4} 는 몸체가 DCout에 연결되어 있을 때 PM4의 문턱 전압이다. 이와 같이 몸체 바이어싱이 비대칭적이면, High 상태와 Low 상태를 출력하는 기준 전압이 높아져서 DCout을 기준으로 하지 않고 $DCout + \Delta V_{sg}$ 를 기준으로 비교기의 상태를 출력한다. 각 조건에 따른 상태표가 표 1에 요약되어 있다.

그림 6에는 본 정류기에 사용한 동적 몸체 바이어싱 회로를 나타내었다^[4]. 이 회로의 출력은 pMOS의 몸체와 연결되어 있으며, MOSFET의 Latch-up이나

표 1. 출력 상태에 해당하는 조건

Table 1. Condition for each output state.

	High	Low
기존의 비교기	$RFP < DCout$	$RFP > DCout$
제안하는 비교기	$RFP < DCout + \Delta V_{sg}$	$RFP > DCout + \Delta V_{sg}$

그림 5. 제안하는 비교기 회로
Fig. 5. Schematic of the proposed comparator.

그림 6. 동적 몸체 바이어싱 회로
Fig. 6. Schematic of the dynamic body bias circuit.

항복 현상을 피하기 위한 목적으로 주로 사용한다. 본 정류기에서는 pMOS의 문턱 전압을 감소시켜서 효율을 향상시키는 역할을 한다.

3-2 정류기

제안하는 전체 회로를 그림 7에 나타내었다. 비대

그림 7. 제안하는 비교기를 이용한 정류기 회로
Fig. 7. The proposed rectifier circuit.

그림 8. 시간에 따른 OUTP의 전압 시뮬레이션 결과
Fig. 8. Transient simulation result of OUTP.

칭적인 몸체 바이어싱 비교기 때문에 비교기의 OUTP가 Low 상태를 출력하는 시간이 줄어들게 되고, 이는 기준 전압이 높아졌기 때문이다. 그래서 비교기의 출력이 Low 상태에서 High 상태로 출력을 바꾸는 시간에 생기는 누설전류를 제거한다.

그림 8은 시뮬레이션 결과, OUTP의 전압을 보여주고 있으며, 본 그림에서 제안하는 회로가 Low 상태를 출력하는 시간이 기존의 비교기 회로에 비해 줄어든 것을 확인할 수 있다. 그러면 OUTP의 상승 시간(rising time)에 발생하는 누설전류를 제거할 수 있게 된다.

IV. 시뮬레이션 및 측정 결과

그림 9와 그림 10에 시간에 따른 전압 및 전류에 대한 시뮬레이션 결과에 관한 결과를 나타내었다. 2 V, 13.56 MHz 교류 신호를 입력하였고, 부하에는 1 kΩ의 저항과 1nF의 커패시터를 사용하였다. 그림을 통해서 누설 전류가 낮아짐에 따라 출력 전압이 높아지는 것을 확인할 수 있다.

그림 11은 칩의 입력 전압과 출력 전압을 오실로

그림 9. 시간에 따른 DCout의 전압 시뮬레이션 결과
Fig. 9. Transient simulation of DCout.

그림 10. 시간에 따른 누설 전류의 시뮬레이션 결과
Fig. 10. Transient simulation of leakage current.

그림 11. 시간에 따른 입력 전압과 출력 전압의 측정 결과
Fig. 11. Measured input and output voltages.

표 2. 입력 전압에 따른 출력 전압과 전압 변환 효율
Table 2. Output voltage and voltage conversion efficiency.

	입력 전압	출력 전압	전압 변환 효율(%)	전력 변환 효율(%)
Simulation	2 V	1.75 V	87.5	50
Measured	2 V	1.704 V	85.215	45

스코프로 측정한 화면이다. 전압 효율은 85.215 % 이고, 전력 효율은 45 %임을 확인할 수 있었다.

그림 12~14는 각각 입력 전압, 입력 주파수, 출력 저항을 변경하며 측정한 전압 변환 효율이다. 그림 12를 통해 입력 전압 V_{pp} 가 1 V 가까이에서 가장 높음을 확인할 수 있다. 입력 전압이 너무 낮은 경우, 문턱 전압을 넘지 못해 효율이 낮다. 입력 전압이 높

그림 12. 입력 전압에 따른 출력 전압과 전압 변환 효율(부하 저항 1 k Ω)

Fig. 12. Measured output voltage and VCE for varying input voltage(1 k Ω load resistance).

그림 13. 입력 신호의 주파수에 따른 전압 변환 효율(부하 저항 1 k Ω)

Fig. 13. Measured VCE for varying input frequency (1 k Ω load resistance).

그림 14. 부하 저항에 따른 전압 변환 효율

Fig. 14. Measured VCE for varying load resistance.

아지면 MOSFET에 일정 이상의 전류가 흐르지 못하기 때문에 효율이 낮게 된다.

그림 15. 제안하는 정류기의 칩 사진

Fig. 15. Photograph of the proposed rectifier.

표 3. 타 연구 결과와의 비교표

Table 3. Comparison with other comparator based CMOS rectifiers.

Work	[2]	[5]	[6]	[7]	This work
Technology(nm)	180	350	500	350	110
Frequency(MHz)	13.56	13.56	0.1251	13.56	13.56
V _{tp} /V _{tn} (V)	0.49/ 0.42	0.82/ 0.69	N/A	N/A	0.63/ 0.61
Input voltage(V)	1.5	6	5	3.5	2
Output voltage(V)	1.33	5.7	4.36	3.2	1.70
Load resistance(k Ω)	1	1	1	1.8	1
VCE(%)	89	95	87	92	85.2
Area(mm ²)	0.009	0.4	0.4	N/A	0.42

본 정류기는 MOSFET을 사용하였기 때문에 비교적 높은 주파수에서도 사용이 가능하다. 따라서 그림 13을 통해 약 300 MHz의 주파수까지 동작할 수 있음을 알 수 있다.

그림 14는 부하 저항이 1 k Ω 이상일 때 동작하는 것을 보여준다.

V. 결 론

위와 같이 비대칭 몸체 바이어싱 비교기를 사용한 정류기를 구현해 보았다. 비교기의 승압 시간을 앞으로 당기면서 누설 전류를 줄일 수 있었기 때문에 효율을 향상시킬 수 있었다. 본 회로는 110 nm 동부 CMOS 공정을 사용하여 제작하였다.

References

- [1] A. Kurs, A. Karalis, R. Moffatt, J. D. Joannopoulos, P. Fisher, and M. Soljacic, "Wireless energy transfer via strongly coupled magnetic resonances", *Science*, vol. 317, pp. 83-85, 2007.
- [2] H. K. Cha, W. T. Park, and M. K. Je, "A CMOS rectifier with a cross-coupled latched comparator for wireless power transfer in biomedical applications", *IEEE Transaction. Circuits and Systems II: Express Briefs*, vol. 59, no. 7, pp. 409-413, Jul. 2012.
- [3] S. Guo, H. Lee, "An efficiency-enhanced CMOS rectifier with unbalanced-biased comparators for transcutaneous-powered high-current implants", *IEEE J. Solid-State Circuits*, vol. 44, no. 6, pp. 1796-1804, Jun. 2009.
- [4] K. Kotani, T. Ito, "Self-V_{th}-cancellation high-efficiency CMOS rectifier circuit for UHF RFIDs", *IEICE Trans. Electron.*, vol. E92-C, no. 1, pp. 153-160, Jan. 2009.
- [5] Y. Sun, C. Jeong, S. Han, and S. Lee "A high speed comparator based active rectifier for wireless power transfer systems", *Proc. IEEE MTT-S Int. Microw. Workshop Ser. Intell. Radio Future Pers. Terminals*, 2011.
- [6] G. Bawa, M. Ghovanloo, "Active high power conversion efficiency rectifier with built-in dual-mode back telemetry in standard CMOS technology", *IEEE Trans. Biomed. Circuits Syst.*, vol. 2, no. 3, pp. 184-192, Sep. 2008.
- [7] Y. -H. Lam, W. -H. Ki, and C. -Y. Tsui, "Integrated low-loss CMOS active rectifier for wirelessly powered devices", *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 53, no. 12, pp. 1378-1382, Dec. 2006.

하 병 완

2008년 3월~현재: 한국항공대학교
항공전자 및 정보통신공학부 학
사과정
[주 관심분야] 무선 전력 전송, SAR
ADC, Radar

조 춘 식

1887년 2월: 서울대학교 제어계측공
학과 (공학사)
1998년 12월: 미국 Colorado 대학교
전기 및 컴퓨터공학과 (공학박사)
1987년~1993년: LG 정보통신
1999년~2003년: 팬택엔큐리텔
2004년 3월~현재: 한국항공대학교
항공전자 및 정보통신공학부 부교수
[주 관심분야] RFIC 및 Millimeter-wave IC 설계, Analog IC
설계, 바이오 센서 및 시스템 설계