QMSA 구조를 활용한 내장형 트리플 칩 안테나 개발

박성일*

Development of the Triple Band(DCS, PCS, UPCS) Internal Chip Antenna using QMSA Structure

Sung-Il Park*

요 약

본 논문에서는 이동통신용 단말기 PCB Layout 위에 내장형 칩 안테나를 직접 설계하여 DCS(1.71~1.88GHz) 대역, PCS(1.75~1.87GHz) 대역 및 UPCS(1.85~1.99GHz)대역에서 공통으로 사용할 수 있는 이동통신용 트리플밴드 칩 안테나를 설계하였다. 안테나의 특성 해석을 위해서 Single, Dual, Triple Band 안테나를 설계 및 측정하였다. 설계된 안테나들은 제작하여 LTK(Laird Technologies Korea)에서 네트워크 분석기에 의해서 측정되었다. 트리플 광대역 특성은 1.71GHz~1.99GHz의 대역에서 동작하는 설계된 안테나의 측정된 대역폭(V.S.W.R<2.0)을 실현시켰다. 이 안테나의 크기는 19mm×4mm×1.6mm으로 설계하여 매우 소형화시켰으며, 칩 안테나의 단점인 좁은 대역폭을 크게 개선시켰다. 그리고 실험 측정 성능들은 시뮬레이션 성능들과 매우 유사함을 보여 주었다.

ABSTRACT

In this paper, triple band mobile chip antenna for DCS(1.71~1.88GHz) / PCS(1.75~1.87GHz) / UPCS(1.85~1.99GHz) on PCB Layout is designed. To analyze the characteristics of the designed antenna, we designed and measured Single, Dual, Triple Band antenna. The designed antenna was fabricated and measured using vector network analyzer in LTK(Laird Technologies Korea). Triple and wide band characteristic could be realized the measured bandwidth(V.S.W.R<2.0) of designed antenna operated in the band of 1.71GHz~1.99GHz. This antenna has a small size of about 19mm×4mm×1.6mm, narrow bandwidth which is a defect of chip antenna is improved. And its experimental results were a good agreement with simulation performance.

키워드

Single, Dual, Triple Band Antenna, Chip Antenna
싱글, 듀얼, 트리플 안테나, 칩 안테나

1. 서 론

현재 전 세계 단말기 시장의 동향은 듀얼 밴드 이상의 안테나를 사용한 휴대단말기를 제작하고 있다. 그 이유는 각각의 나라마다 사용하는 시스템의 주파

수 대역이 다르기 때문에 하나의 안테나를 통해서 각각의 사용주파수를 모두 통합하는 서비스를 제공하고 있다. 단말기 제조업체 측면에서 보면 시스템에 따라서 각각 따로 개발해야 했던 개발의 낭비를 줄일 수 있고, 제품의 판매도 다양해 질 수 있다는 장점이 있

* 교신저자(corresponding author) : (재)광주과학기술교류협력센터 책임연구원(etoto@hanmail.net)

접수일자 : 2013. 08. 23

심사(수정)일자 : 2013. 09. 23

게재확정일자 : 2013. 10. 23

기 때문이다[1].

이동통신단말기의 해외 시장 동향을 살펴보면 휴대폰 제조사에서 최근 트리플대역과 쿼드대역 안테나에 대한 수요가 가장 높으며, 일부 유럽형 휴대폰 모델의 경우에는 GSM(: Global system for mobile communication), DCS(: Digital cellular service, PCS(: Personal communication services), WCDMA(: Wideband code division multiple access) 대역 모두를 지원하는 트리플대역 이상의 멀티대역 안테나의 수요가 활발하다. 그것은 유럽에서 사용되는 GSM, DCS를 비롯해서 북미에서 사용되는 PCS와 3G 이동통신인 WCDMA를 지원할 수 있는 단말기 개발이 진행되고 있기 때문이다[2],[3]. 본 논문에서는 이동통신용 단말기 PCB Layout 위에 내장형 칩 안테나를 직접 설계하여 DCS, PCS, UPCS의 주파수 범위 사양인 1.71~1.99GHz까지의 모든 범위를 충족할 수 있는 이동통신용 트리플대역 칩 안테나를 설계하였다. 또한 상용화된 HFSS를 사용하여 칩 안테나 방사특성과 리턴로스 특성을 분석하였으며, 제작된 트리플 대역 칩 안테나는 VNA를 통해 실제 리턴로스 특성을 분석하였다. 또한, 전파 안전기준 IEEE Reference에서 제시한 1g 평균 peak SAR에 비해 설계된 트리플 칩 안테나의 계산된 평균 peak SAR 값이 21.5[w/kg]로 매우 안전함을 보였다.

II. 안테나 구조

1. Single Band 칩 안테나 구조

마이크로스트립 방사 소자는 낮은 손실을 갖는 전송 선로에 의해서 분리된 두 개의 개구면 구조이지만 QMSA(: Quarter-wavelength Microstrip Antenna)는 그림 1과 같이 방사 패치의 한쪽 끝이 전기적으로 단락된 $\lambda/4$ 구형 패치 안테나이다. 기존의 $\lambda/4$ 패치 안테나와는 다르게 방사 패치의 한쪽은 그라운드 판이 방사 패치와 같은 폭으로 자름으로서 소형화하고, 급전점의 좌측은 방사 패치와 그라운드 판을 단락시킴으로써 더욱 소형화한 안테나이다[3],[4].

그림 1에서 보인 바와 같이 방사 패치의 길이(L2)의 우측 Gz 길이는 방사 패치와 그라운드판 사이의 개구면으로 전기력선이 미치는 범위를 결정한다. 따라

서 급전점 우측의 Gz 길이가 짧은 경우 전기력선이 미치는 범위가 짧게 되고 이득이 떨어진다. 또한 같은 Gz길이에 대해서 유전체의 유전율이 낮아수록 이득이 크고, 안테나 전체길이(L1)가 길어질수록 이득이 크다. 그리고 패치 폭 W는 공진 주파수의 $\lambda/2$ 근처에서 이득이 최대가 된다.

(a) 윗면

(b) 측면

그림 1. QMSA 구조 (a) 윗면 (b) 측면

Fig. 1 Structure of QMSA (a) Top plane (b) Side plane

(a) 윗면

(b) 아랫면

그림 2. 단일대역 안테나 구조 (a) 윗면 (b) 아랫면

Fig. 2 Structure of Single Band

(a) Top plane (b) Bottom plane

Single Band 안테나의 구조는 QMSA 구조를 응용하여 만든 안테나로 직사각체를 이루는 유전체의 길이방향을 이용하여 전기적인 길이를 조절하였으며, 광대역을 확보하기 위하여 윗면과 아랫면 패치의 간격을 조절하여 구성하였다. 상부패치와 하부패치를 단락시킴으로써 광대역에서 공진할 수 있도록 설계하였다.

2. Dual Band 칩 안테나 구조

Dual Band 안테나는 QMSA 구조를 응용하여 만든 안테나로 직사각체를 이루는 유전체의 길이방향의 양측면에 썬어진 일측면 패치 및 타측면 패치와 유전체 상부면에 Meander 형상으로 상부방사패치를 썬어 PCS 대역에서 공진할 수 있도록 설계한 PCS 공진라인(그림 3 (a))과, 유전체의 하부면에 UPCS 공진라인에 엇갈리도록 Meander 형상으로 하부방사패치를 썬어서 UPCS 대역에서 공진하는 UPCS 공진라인(그림 3. (b))을 구성하였다. 또한, 상부방사패치와 하부방사패치를 단락시킴으로써 PCS 대역과 UPCS 대역이 동시에 공진할 수 있도록 구성하였다[5],[6].

PCS 대역과 UPCS 대역에 동시에 공진하는데 있어서 상부방사패치와 하부방사패치를 서로 엇갈리게 썬어지도록 함으로써 상호간의 방사방향 및 간섭을 최소화시킬 수 있고, PCS 공진라인은 상부방사패치 길이 $L1$ 와 방사패치 사이의 간격을 이용하여 1.75~1.87GHz대역에서 운용될 수 있도록 설계하였으며, UPCS 공진라인은 하부방사패치길이를 이용하여 1.85~1.99GHz에서 운용될 수 있도록 설계하였다.[7][8]

(a) PCS 구조

(b) UPCS 구조

그림 3. PCS & UPCS 이중대역 안테나 구조
Fig. 3 Structure of dual band antenna for PCS & UPCS

(a) Structure of PCS (b) Structure of UPCS

단일의 급전점을 통하여 유전체의 상·하면에 구현된 PCS 공진라인과 DCS 공진라인을 이용함으로써 이동통신 분야에서의 PCS 대역 및 UPCS 대역에서의 운영을 더욱 원활히 할 수 있으며, 더불어 휴대통신 단말기에서 내장형으로 탑재되어 소형화 구현이 가능하고, 기판 위에 표면실장으로 접속이 가능하여 시그널 라인으로부터 신호가 공급될 경우 별도의 급전선로를 필요하지 않을 뿐만 아니라 전기력선의 부정(不整)분포를 능동적으로 극복할 수 있게 된다.

3. Triple Band 칩 안테나 구조

이동통신용 트리플 대역 칩 안테나의 구조는 그라운드 판이 방사패치와 같은 폭으로 자름으로서 소형화하고 Meander 라인 구조로 방사패치 길이를 구성하였으며, 좌·우측면의 방사 패치와 그라운드 판을 단락시킴으로 더욱 소형화한 안테나이다.

(a) 윗면

(b) 아랫면

그림 4. 트리플 대역 칩 안테나 구조

Fig. 4 Structure of triple band chip antenna

(a) Top plane (b) Bottom plane

제안한 안테나는 윗면 좌측 방사패치 길이(0.5mm)와 우측 방사패치 길이($L3$)사이 간격을 두어서 용량을 장하시키고, 전기력선 형성에 제한받지 않고 그라운드 판을 줄여 소형화하였다. 또한, 아랫면 좌측 방사패치 길이($L1$)와 우측 방사패치 길이($L2$)사이에도 간격을 두어 용량을 장하시켜서 더욱더 소형화하였다. 그리고 윗면과 아랫면의 Meander 라인에 의해 광대역이 되도록 길이를 조정하였다.

4. 트리플 대역 PCB Layout 구조

현재 많은 주목을 받고 있는 트리플 대역 칩 안테나의 실제 크기는 다음과 같다. 그림 5.(a)와 같이 PCB Layout위에 트리플 대역용 내장형 마이크로 칩 안테나를 주요사항인 사용 주파수 1.71~1.99GHz에서 동작할 수 있도록 설계하였으며, PCB Layout 윗면은 마이크로 칩 안테나의 그라운드 판과 연결시켜서 그라운드 판으로 활용하였다. 그림 5.(a)의 그라운드 판은 그림 4.(b)의 방사 패치에 연결되도록 설계되었다.

또한, 그림 4.(a)의 W2×L5와 그림 4.(b)의 W1×L1을 PCB Layout 윗면에 신호선과 연결하여 트리플 대역용 내장형 마이크로 칩 안테나의 급전 선로로 이용하였고, 내장형 마이크로 칩 안테나의 아래 면으로도 방사할 수 있도록 PCB Layout의 동판을 제거하였다.

그림 5. 트리플 대역 PCB Layout
Fig. 5 PCB layout of triple band
(a) Top plane (b) Bottom plane

III. 안테나 특성 고찰

본 논문에서는 Single, Dual Triple Antenna의 특성을 고찰할 수 있도록 각각의 주파수 대역을 커버할 수 있도록 설정하고 각부의 척도를 다음과 같이 설계하였다. 기판의 유전율은 $\epsilon_r=4.4$, 동판의 두께(H)가

1.6mm인 에폭시(FR4-epoxy) 기판을 사용하였다.

Single Band 안테나는 11mm×3mm×1.6mm이며, 상부 방사패치의 길이는 11mm×1mm, 급전선의 길이는 1mm×1mm, 하부패치의 길이는 8mm×3mm로 설계하였다. 그림 6은 Single Band 안테나의 리턴로스 특성으로 2.16GHz~2.45GHz, 대역폭 12.6%로 광대역 특성을 나타내었다.

그림 6. 단일 대역 안테나 리턴로스
Fig. 6 Return loss characteristic of single band antenna

Dual Band 안테나의 전체 길이는 17mm×8mm이며, 상부방사패치의 길이는 $L_2=3.6\text{mm}$, $L_3=4.1\text{mm}$, $W_2=1.2\text{mm}$, $W_3=4.8\text{mm}$ 로 설계하였으며, 하부방사패치 길이는 $L_2=3.3\text{mm}$, $L_3=4\text{mm}$, $W_2=4.8\text{mm}$, $W_3=1.2\text{mm}$ 로 각각 설계하였다.

그림 7. 이중대역 안테나 리턴로스 특성
Fig. 7 Return loss characteristic of dual band antenna

상용화된 프로그램인 HFSS를 이용하여 계산된 리턴로스 특성은 그림 7과 같고, 중심주파수 1.78GHz에서 리턴로스 값이 -14dB로 대역폭이 5.6%이며, 중심주파수가 2.1GHz에서 리턴로스 값이 -22dB로 대역폭이 10.2%로 나타났다. 또한, PCS/UPCS용 Chip 안테나의 3D 방사패턴 특성은 그림 8과 같으며, 안테나의 최대 방사이득은 약 1.76dBi로 나타났다.

그림 8. 이중대역 안테나의 방사패턴
Fig. 8 Radiation pattern of dual band antenna

본 논문에서는 DCS/PCS/UPCS 주파수 대역을 커버할 수 있도록 설정하고 각부의 척도를 다음과 같이 설계하였다. 안테나의 전체 길이는 19mm×4mm×1.6mm이며, 상부방사패치의 길이는 L2=14mm, L3=17mm, W2=1mm, W3=2.5mm로 설계하였으며, 하부방사패치의 길이는 L2=15mm, L3=7mm, W2=1mm, W3=2.5mm로 각각 설계하였다. 표 1과 표 2는 제안한 안테나의 제원이며 그림 9는 HFSS를 이용하여 계산된 리턴로스 특성으로 DCS/PCS/UPCS 주파수 대역에서 대역폭이 15.1%로 광대역 특성을 나타내었다.

표 1. 트리플 대역 칩 안테나의 윗면 제원
Table 1. Top plane parameters of triple band chip antenna

Top plane parameters of triple band chip antenna			
L1(mm)	19	W1(mm)	4
L2(mm)	14	W2(mm)	1
L3(mm)	17	W3(mm)	2.5
L4(mm)	1	W4(mm)	1
L5(mm)	1	permittivity	4.4

표 2. 트리플 대역 칩 안테나의 아랫면 제원
Table 2. Bottom plane parameters of triple band chip antenna

Bottom plane parameters of triple band chip antenna			
L1(mm)	2.5	W1(mm)	4
L2(mm)	15	W2(mm)	1
L3(mm)	7	W3(mm)	2.5
L4(mm)	12	W4(mm)	3
L5(mm)	2.5	H(mm)	1.6

그림 9. 트리플 대역 칩 안테나의 리턴로스 특성
Fig. 9 Return loss characteristic of triple band chip antenna

그림 10은 제작된 DCS/PCS/UPCS 트리플 대역 칩 안테나이며, 그림 11은 테스트보드와 연결된 트리플 대역 칩 안테나이다. PCB Layout과 급전선을 연결한 트리플 대역 안테나를 VNA (Anritsu- 37347C)를 사용하여 측정된 안테나의 리턴로스 특성은 그림 12와 같으며 중심주파수가 1.88GHz에서 -30.522dB이며, 대역폭이 15.1%로 나타났다.

그림 10. 동전과 비교한 트리플 대역 칩 안테나
Fig. 10 Compare triple band chip antenna with a copper coin

그림 11. PCB Layout과 급전선을 연결한 트리플 대역 칩 안테나

Fig. 11 Triple band chip antenna on PCB Layout with feed line

그림 12. 측정된 트리플 대역 칩 안테나의 리턴로스 특성

Fig. 12 Measured return loss characteristic of triple band chip antenna

그림 13. 측정된 V.S.W.R 특성

Fig. 13 Measured V.S.W.R characteristic

또한, $V.S.W.R < 2.0$ 의 트리플 광대역 특성은 그림 13과 같고, 1.71~1.99GHz의 대역에서 동작함을 보였다. 따라서, 본 논문에서 제안한 DCS/PCS/UMTS 트리플 대역 칩 안테나의 설계 척도는 HFSS에 의해 계산된 리턴로스 특성과 측정된 DCS/PCS/UMTS 트리플 대역 칩 안테나의 리턴로스 특성이 매우 양호하게 일치되었다.

그림 14는 보다 정확한 측정을 위해서 LTK(Laird Technologies Korea)에서 측정한 제작된 안테나의 방사특성으로 각각의 주파수(1710MHz~1990MHz)에서 Omni-direction 패턴을 나타냈으며, 각각의 주파수에서 측정된 방사패턴은 1.91GHz에서 가장 좋은 2.67dBi의 최대이득을 얻었고, 1.78GHz에서 가장 좋지않은 -1.1dBi의 최대이득을 얻었다. 그림 15는 두뇌모델로부터 5mm 간격을 두고 트리플 대역 칩 안테나가 놓였을 때의 전계 분포이다. 그리고 두뇌모델은 반구로서 도체 및 손실이 있는 유전체($\epsilon_r=42.9$, $\sigma=0.9$ s/m)를 사용했고, 두뇌모델의 전계분포에 따라 그림 16은 표 3과 같은 두뇌모델의 체원을 가지고 트리플 대역 칩 안테나의 평균 peak SAR 특성을 나타낸 것이며 전파 안전 기준 IEEE Reference(1g 평균 peak SAR)의 경우 평균 peak SAR 값이 1.8GHz z에서 38.1[w/kg], 1.9GHz에서 39.7[w/kg], 2.45GHz에서 52.4 [w/kg]이므로 설계된 트리플 칩 안테나의 계산된 평균 peak SAR 값 (1.75GHz)이 21.5[w/kg]로 매우 안전함을 보였다.

(a) E 면

(b) H 면

그림 14. 측정된 트리플 대역 칩 안테나의
방사 특성 (a) E 면 (b) H 면

Fig. 14 Measured radiation characteristic of triple band
chip antenna

(a) E plane (b) H plane

표 3. 두뇌모델의 제원
Table 3. Parameters of brain model

Parameters of brain model	
Bowl	Fluid
- Inner radius = 106.5mm	- $\epsilon_r = 42.9$
- Thickness = 5mm	- $\sigma = 0.9$
- Opening = 164mm	- $\rho = 1\text{g/cm}^3$
- $\epsilon_r = 4.6$	- Level = 134mm

그림 15. 두뇌모델 전계 분포(1.75GHz)
Fig. 15 Electric field distribution of brain
model(1.75GHz)

그림 16. 트리플 대역 칩 안테나의 Average SAR
특성(1.75GHz)

Fig. 16 Average SAR characteristic of triple band chip
antenna(1.75GHz)

IV. 결 론

본 논문에서는 안테나 이득을 극대화하기 위해서 PCB Layout 위에 이동통신용 트리플 대역 칩 안테나를 직접 설계하여 DCS와 PCS 및 UPCS의 주요 사양인 1.71~1.99GHz까지 모든 주파수 범위에서 동작할 수 있도록 하였으며 설계된 이동통신용 트리플 대역 칩 안테나는 상용화된 프로그램 HFSS에 의해 각각의 중심주파수에서 대역폭 15.1%를 얻었으며, 측정된 대역폭(V.S.W.R<2.0)과 매우 양호하게 일치함을 보였다. 그리고 보다 정확한 결과를 얻기 위하여 각각의 주파수(1710MHz~1990MHz)에서 측정된 방사패턴은 1.91GHz에서 가장 좋은 2.67dBi의 최대이득을 얻었고, 1.78GHz에서 가장 좋지않은 -1.1dBi의 최대이득을 얻었다. 또한, 제작된 트리플 대역 칩 안테나는 중심주파수 1.88GHz이고, 대역폭이 15.1%로 계산치와 매우 양호하게 일치됨을 확인했다. 실제 측정한 안테나의 방사패턴은 각각의 주파수에서 Omni-direction 패턴을 나타냈으며, 최대이득이 2dBi정도 얻을 수 있었다. 또한, 전파 안전기준 IEEE Reference에서 제시한 1g 평균 peak SAR에 비해 설계된 트리플 칩 안테나의 계산된 평균 peak SAR 값이 21.5[w/kg]로 매우 안전함을 보였다. 앞으로 본 논문을 기초로 하여 더욱더 소형화하고, 이득을 증가시키는 물론 트리플 대역이상의 멀티대역 칩 안테나를 설계·제작 할 예정이다.

참고 문헌

- [1] M. Ali and Gerard J. H., "Analysis of Integrated Inverted-F Antenna for Bluetooth Applications", Ericsson Inc.
- [2] LAL Chand Godard, "Handbook of Antenna in Wireless Communication", CRC Press, pp. 6-1~6-34, 2001.
- [3] F. -S. Chang, S. -H. Yeh and K. -L. Wong, "Planar Monopole in Wrapped Structure for Low-profile GSM/DCS mobile phone antenna", Electronics Letters, Vol. 38, No. 11, pp. 499-500, 2002.
- [4] Kin-Lu Wong "Planar Antennas for wireless Communications", pp. 53-60, 2003.
- [5] J. R. James, P. S. Hall, "Handbook of Microstrip antennas", IEE Electromagnetic Wave Series28, pp. 1093-1105, 1989.
- [6] S. J. Lee, J. H. Yoon, J. W., Lee, "Antenna Design of mobile frequency bands for vehicular application", The Journal of The Korea Institute of Electronic Communication Sciences, Vol. 6, No. 3, pp. 337-341, 2011.
- [7] O. H. Kim, "Design of dual-band microstrip antenna for wireless communication application", The Journal of The Korea Institute of Electronic Communication Sciences, Vol. 7, No. 6, pp. 1275-1279, 2012.
- [8] J. H. Yoon, Y. G. Jang, Y. C. Lee, "A compact monopole antenna design for WLAN/WiMAX Triple Band Operation", The Journal of The Korea Institute of Electronic Communication Sciences, Vol. 7, No. 3, pp. 465-473, 2012.

저자 소개

박성일(Sung-II PARK)

2002년 동신대학교 정보통신공학과
졸업(공학사)

2004년 동신대학교 대학원 정보통신공학과 졸업(공학석사)

2010년 전남대학교 대학원 전자정보통신공학과 졸업
(공학박사)

2006년~2010년 동신대학교 정보통신공학과 전임강사

2012년~현재 GJSTEC 책임연구원

※ 관심분야 : RF 부품설계, 소형안테나 설계, 초고
주파 회로 설계, EMI/EMC