전기시스템의 절전모드에 적용되는 PCB의 오작동 원인 개선에 관한 연구

박형기 · 최충석*

전주대학교 소방안전공학과

(2012. 12. 3. 접수 / 2013. 4. 2. 채택)

Study on the Causes of Malfunctions of PCBs Applied to the Power Saving Mode of Electrical Systems and its Solution

Hyung-Ki Park · Chung-Seog Choi*

Department of Fire Safety Engineering, Jeonju University

(Received December 3, 2012 / Accepted April 2, 2013)

Abstract : The purpose of this study is to find the causes of malfunctions and defective operation of printed circuit boards(PCBs) built into home refrigerators to perform power saving functions. This study performed an electrostatic test of a PCB built-in using an Auto Triggering system; lightning and impulse tests using an LSS-15AX; and an impulse test using an INS-400AX. From the analysis of a secondarily developed product, it was found that electrostatic discharge(ESD) caused more malfunctions and defective operations than electric overstress(EOS) due to overvoltage. As a result of increasing the condenser capacity of the PCB circuit, withstanding voltage was increased to 7.4 kV. In addition, this study changed the power saving mode and connected a varistor to the #2 pin of an IC chip. As a result, the system consisting of all specimens of a finally developed product was operated stably with an applied voltage of less than 10 kV. This study found it necessary to perform quality control at the manufacturing stage in order to reduce the occurrence of electrostatic accidents to IC chips built into a PCB.

Key Words : malfunctions, PCBs, power saving mode, ESD, EOS, withstanding voltage

1. 서론

전기시스템에 사용되는 인쇄회로기판(PCB; Printed Circuit Board)은 PWB(Printed Wiring Board) 등으로 호칭된다. 일반적으로 전기시스템에 적용되는 제어 회로용 기판은 기기의 특성에 기초하여 회로 부품의 접속을 위한 것이다. 따라서 설계된 회로의 부품을 접속하기 위해 도체 회로를 절연 기판의 표면 및 외부, 내부 배선 및 구성 소자 등을 PCB라 한다. PCB는 부품의 전기적 연결 기능뿐만 아니라 부품들을 기계적으로 고정시켜 주는 역할을 수행한다. 초기의 PCB는 Through-hole 이라고 하여 구멍이 뚫린 자리에 전자 부품의 다리가 들어가고 아래 또는 위의 패턴이 상호 연결되어 회로를 구성하는 방식이었다. 그러나 최근에 전기시스템에 탑재되는 PCB는 표면실장기술(SMT; Surface Mounting Technology)을 이용한다. SMT는 전자 부품 자체에 다리가 매우 짧은 소자를 사용하여 PCB 표면에 붙이고, 땀납에 해당하는 Solder Cream을 바르고 뜨거운 화로에 넣어 Solder Cream이 녹아 PCB에 부품을 붙여 주는 방식이다. 즉, 부품을 위와 아래에 동시에 붙일 수 있기 때문에 좁은 면적에 많은 부품을 고정시킬 수 있으므로 소자 밀도가 높아 소형 제품을 만들 수 있으나 부품을 떼어내는 순간 대부분

손상이 되어 재활용이 불가능하다. 대부분의 전기시스템은 PCB를 이용하여 회로를 구성하여 제작하며, 사용자의 편리성 및 안전성 등을 고려하여 집중 수납하는 구조를 갖고 있다¹⁻⁴⁾.

가정용 냉장고에 사용되는 PCB 역시 유사한 패턴으로 제작하고 있으며, 제어 회로의 작동 단자들도 사용자의 편리성을 고려하여 제품의 전면에 배치하는 것이 대부분이다. 냉장고는 사용 목적에 따라 가정용, 업무용 및 사업용 등으로 분류한다. 또한 냉각 방식에 따라 전기냉장고, 가스냉장고, 얼음냉장고, 전자냉장고 등이 있으며, 일반적으로 가정에서 사용되고 있는 것이 전기냉장고이다. 냉장고의 냉각 속도는 식품의 모양이나 크기, 두께 등에 따라 다르며, 사고의 유형도 다양하다. 전기에너지를 사용하는 전기시스템에서 발생할 수 있는 고장의 원인은 전원 공급선의 단락, 부하의 과전류, 배선 일부의 반단선, 연결 부분의 접촉(속) 불량 등이 있다. 특히 최근에 제작되는 냉장고의 PCB는 기능이 복잡하여 반도체 소자인 집적회로(IC; Integrated Circuit)에 의한 고장이 증가되고 있다. 전기시스템에 설치된 PCB에서 발생하는 오작동 및 작동불량 등의 주요 원인은 전기적 스트레스(EOS; Electric Over Stress)에 의해 발생하는 것이 46% 정도로 가장 많으며, 정전기 재해(ESD;

*Corresponding Author: Chung-Seog Choi, Tel : +82-63-220-3119, E-mail : enetek@naver.com
Department of Fire Safety Engineering, Jeonju University, 303, Cheonjam-ro, Wansan-Gu, Jeonju 560-759, Korea

Electro Static Discharge)의 발생에 의한 것 25%, 고장이 어떤 이유인지 알 수 없으나 시스템을 재가동하면서 스스로 복원(recovered)된 경우가 17%, EOS & ESD 등의 중첩에 의한 고장이 6%, Design, Process & A'ssy 등에 의한 것이 6% 등이다⁵⁻⁹⁾.

본 연구에서는 가정용 냉장고의 절전모드를 수행하기 위해 내장된 인쇄회로기판(PCB)의 오작동 및 작동불량 등의 위험요소를 발굴하여 개선함으로써 제품의 신뢰성 향상에 기여하고자 한다.

2. 관련 이론

가정용 냉장고의 에너지 절약을 위해 내장된 절전모드 PCB의 전기적 위험 요소인 EOS(Electric Over Stress) 및 ESD(Electro Static Discharge)의 주요 특징을 Table 1과 같이 정리하였다. 전기시스템에서 가장 많이 발생하는 사고 유형은 EOS이며, 다음으로 ESD 등으로 보고되고 있다. 사고 발생의 주요 지배 인자 분석은 전원부의 이상, 이상 전

Table 1. Comparison of characteristics of EOS and ESD occurring to PCBs.

Clas. Con.	EOS (Electric Over Stress)	ESD (Electro Static Discharge)
Power	Occurrence by voltage fluctuation, Hot Switching	Occurrence by direct contact such as clobber, wardrobe etc.
Period	Decision via 100 μ s	Fruit knife time of accident is short very by ns degree
Appearance	With the naked eye discernment possibility	Naked eye detection prohibition
Time	Occurrence in dependently of time	Day in humidity mainly occurrence
Process	Damage by over voltage and excess current etc.	When charge discharges to chip damage
Cause	Occurrence by latch-up, surge etc	Occurrence by discharge of charged body and complete work charge

Fig. 1. Flow chart of failure analysis flowchart.

류의 지속시간, 고장이 발생했을 때의 외관, 사고가 발생하는 시기, 고장의 메커니즘 등으로 분류 하였다. 즉, 사고 인자의 연관성을 각각 비교함으로써 원인 규명 및 예방 대책 수립 등에 도움이 될 것으로 판단된다^{10,11)}.

Fig. 1은 전기시스템에 내장된 PCB의 위험 요소 발굴을 위한 과정을 나타낸 것이다. 제1단계는 제품의 외형 및 물리적 특성을 분석한 것이고, 제2단계는 고장 메커니즘 및 시나리오 등을 입체적으로 평가하는 것이다. 단계별 사고 발생 시나리오를 설정하여 문제 해결을 위한 시험 및 분석 등을 실시하는 것이 원인 발굴에 효과가 있는 것으로 보고되고 있다. 따라서 본 개발 제품의 위험 요소 발굴에도 입체적 해석을 실시하였으며, 각각의 단계마다 외부적인 요인과 내부적인 요인 등으로 구분하여 해석을 수행하였다^{10,11)}.

3. 실험방법

냉장고에 내장된 PCB의 정전기 시험은 Auto Triggering system(Keyence Com., ST-200, Japan)를 이용하여 Fig. 2와 같은 파형을 인가전압으로 설정하여 성능을 검증하였다. 개발된 제품에 대한 접촉 방전은 4-14 kV 범위에서 수행하였고, 1 kV 단위로 각각 1,000회 인가한 후 특성을 해석하였다. 따라서 가정용 냉장고의 절전모드에 사용된 PCB의 위험 요소 발굴이 가능할 것으로 판단되며, 오작동 및 작동불량 등이 없는 제품 개발에 기여하고자 하였다.

Fig. 3은 개발된 PCB의 낙뢰 특성을 해석하기 위해 인가한 파형이며, LSS-15AX 시스템(Noiseken com., 15 kV, Ring Wave, Japan)을 사용하였다. Fig. 4는 임펄스 시험을 실시할 때의 파형을 나타낸 것으로 임펄스 시험은 INS-400AX 시스템(Noiseken com., 4 kV, Japan)을 이용하였다. 동일한 조건에서 인가된 전압은 2 kV이었으며, 파형의 펄스폭(pulse width)은 1,000 ns 동안 지속시켜 일반적인 냉장고 사용 환경에서 발생할 수 있는 유사한 조건을 적용하였다. 또한 배선의 동시화(line synchronization)는 270°를 유지 시켰으며, R-Hot 모드에서 전원 잡음(noise) 시험을 실시하였다. 즉, 단상 3선식에서 R상에 잡음을 인가하고 페

Fig. 2. Waveform for electrostatic test of developed PCB.

Fig. 3. Waveform for lightning test of developed PCB.

Fig. 4. Waveform for impulse test of developed PCB.

회로를 구성하지 않는 접지 없는 상태를 말하며, 잡음 시험의 전원은 NCT(Noise Cut Transformer)를 적용하여 접지(GND)를 실시한 상태이다.

4. 결과 및 고찰

Fig. 5는 1차 생산된 FR-00 PCB의 전면 및 후면을 나타낸 실체사진이다. Fig. 5(a)는 전면 실체사진으로 일반 전기시스템과 유사한 회로 패턴 및 형태이며, 회로의 제어는 반도체 소자를 사용되었다. 에너지 절약을 위한 절전모드가 내장되어 있고, 전원의 안전한 제어를 위한 평활 콘덴서가 적용되었다. Fig. 5(b)는 후면을 나타낸 것으로 SMT 방식을 적용함에 따라 제작 공정이 빠르고 부피가 소형으로 시스템 내부의 소자 배치가 편리하다. 그러나 물리적인 충격 또는 전기적인 스트레스에 취약하므로 설치 및 A/S 등을 실시할 때 적절한 주의가 요구된다. 또한 회로 패턴은 직각 배선을 실시하여 회로의 일지성을 확보하였다. 그 밖의 내용은 일반적인 전기시스템에 내장된 PCB와 같은 방식으로 부품을 배치하였다.

Table 2는 1차 및 2차 생산된 FR-00 PCB의 인가전압에

(a) Shape and layout of a primarily developed FR-00 PCB(Front)

(b) Shape and layout of a primarily developed FR-00 PCB(Rear)

Fig. 5. Shape and layout of a primarily developed FR-00 PCB.

Table 2. Primary and secondary FR-00 PCB product test results.

Volt [kV]	Pilot		Second product				
	#1	#2	#1	#2	#3	#4	#5
4	NG						
5							
6		NG			NG		
7			NG			NG	
8							NG
9				NG			

대한 오작동 발행 유무를 나타낸 것이다. 1차 생산 제품은 4 kV의 인가전압에서도 오동작 및 작동불량이 발생하였다. 2차 생산 제품은 1차 생산 제품에 적용된 평활용 콘덴서의 용량을 교체하였고, 후면의 회로 배선의 일부를 변경하였다. 성능 평가에 적용된 제품은 5개이었으며, 2차 개발 제품의 시료 #3에서 오작동이 발생하였고 평균 7.4 kV 정도의 내전압 특성을 보이는 것으로 분석되었다. 평가된 모든 제품에서 5 kV 이내의 전기적인 충격을 인가하였을 때 정상적인 작동을 하였으며, 시료 #2는 8 kV의 내전압에서도 특성이 우수한 것을 알 수 있다.

Fig. 6은 최종 개발된 FR-00 PCB의 실체사진을 나타낸 것이다. Fig. 6(a)는 전면 실체사진으로 콘덴서의 용량을 시스템의 특성과 부합하도록 적절하게 변경하였고, IC chip의 2번 Pin에 바리스터를 연결하여 생산된 최종 제품이다. Fig. 6(b)는 후면 실체사진으로 PCB 배선의 일부를 변경된 것이 확인되며, 1차 개발된 제품과 동일한 크기인 것을 알 수 있다. 즉, 동일한 크기의 PCB 면적에서 적절

(a) Shape and layout of a finally developed FR-00 PCB(Front)

(b) Shape and layout of a finally developed FR-00 PCB(Rear)

Fig. 6. Shape and layout of a finally developed FR-00 PCB.

한 회로 변경 및 소자의 추가 등이 가능함에 따라 이미 설계가 완료된 인접시스템과 연동하여 구동하는데 어려움이 없었다.

Table 3은 최종 개발된 제품의 내전압 특성을 나타낸 것이다. 제작된 PCB IC chip의 2번 Pin에 바리스터를 연결하여 전기적 특성을 분석한 결과 평균 12.6 kV의 내전압 특성을 나타냈다. 그리고 분석을 실시한 10개의 모든 시료에서 10 kV 이내의 내전압에서 오작동이 없이 안정적인 특성을 보이는 것으로 확인되었다. 또한 시료 #6은 13 kV의 내전압에서도 안정적인 성능을 발휘하는 우수한 특성을 나타냈다.

Table 3. Improved final FR-00 PCB analysis result.

Volt [kV]	Final product									
	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
9										
10										
11			NG							
12		NG					NG		NG	
13	NG			NG	NG			NG		NG
14						NG

(a) Output waveform of IC chip in normal state

(b) Output waveform of IC chip when EOS is applied

Fig. 7. Characteristics curve of IC chip built into the finally developed power saving mode PCB.

Fig. 8. Comparison of withstanding voltage after improving PCB circuits.

Fig. 7은 에너지 절약을 위해 적용된 절전모드 PCB의 오작동 요소가 개선된 후 개발된 제품의 출력 특성을 나타낸 것이다. 개발된 제품의 분석은 Fig. 2, Fig. 3 및 Fig. 4 등에서 제시된 동일한 입력 파형을 이용하였다. Fig. 7(a)는 정상 상태의 출력 파형을 나타낸 것으로 IC chip의 C1은 163.6 mV에서 3.92 V, C2는 218.5 mV에서 3.76 V, C3는 256.2 mV에서 4.32 V 등의 특성을 나타냈다. Fig. 7(b)는 IC chip의 2번에 바리스터(varistor)를 연결한 형태로 제작된 제품에 EOS(Electric Over Stress)를 인가한 것으로 C1은 511.5 mV에서 4.32 V, C2는 426.7 mV에서 4.32 V, C3는 458.9 mV에서 4.16 V 등으로 측정되었다. 즉, 정상 상태의 출력 파형과 유사한 안정된 파형이 관측된 것으로 보아 회로의 변경, 콘덴서의 용량 변경 및 IC chip의 2번에 바리스터를 연결 등의 결과로 판단된다.

Fig. 8은 개발된 제품의 내전압 특성 변화를 비교한 것이다. 1차 생산된 제품의 내전압은 평균 5 kV를 나타냈으나 콘덴서의 용량을 변경하고 회로 패턴을 변경한 결과 2차 생산 제품은 7.4 kV의 내전압 특성을 보였다. 2차 생산된 제품의 평가를 통해서 추가의 위험 요소를 발굴하여 IC chip의 2번에 바리스터를 연결한 회로를 구성한 결과 최종 제품의 내전압은 평균 12.6 kV를 나타낸 것을 알 수 있다. 즉, 시험 결과에서 알 수 있듯이 10 kV 이하의 내전압에서는 시스템의 오작동 및 작동 불량 등은 발생하지 않았으며, 전기적인 충격에 대한 내력이 있는 것을 알 수 있다.

5. 결론

전기시스템의 절전모드에 적용되는 PCB의 전기적 특성을 분석하여 오작동 및 작동 불량 등의 위험요소를 발굴하여 평가한 결과 다음과 같다.

1) 1차 생산 제품에 대해 정전기 시험, 낙뢰 시험, 임펄스 시험 등을 실시한 것과 내전압 특성은 약 5 kV인 것을 알 수 있었고, 위험요소 발굴이 가능하였다.

2) 2차 개발된 제품의 특성 평가에서 과도 전압에 의한

스트레스(EOS)보다는 정전기 방전(ESD)에 의해 오작동 및 작동 불량이 더 발생하는 것이 확인되어 콘덴서의 용량을 개선한 결과 내전압이 7.4 kV로 향상되었다.

3) 절전모드의 패턴 변경 및 IC chip의 2번 Pin에 바리스터의 연결 등을 실시하여 제작된 최종 개발 제품의 모든 시험은 인가된 전압 10 kV 이내에서 안정된 특성을 보였으며, 정전기 내성을 발휘하는 것으로 확인되었다.

4) PCB에 내장된 IC chip의 정전기 재해 발생을 줄이기 위해서는 적절한 용량의 콘덴서 적용, 회로 배선의 등전위 및 조립라인의 안정화 등이 제조 단계에서부터 관리될 때 불량품 발생을 근본적으로 줄일 수 있을 것으로 판단되는 바 과학적인 시스템 관리가 요구된다.

References

- 1) Korea Industrial Technology Association, "Pb Free Micro Mount", pp. 183-185, 2007.
- 2) Korea Industrial Technology Association, "PCB Practice Process Management skills", pp. 77-78, 2004.
- 3) Young Yi Shin et al, "High-Density Packaging of Electronic Packaging Process and Reliability", The Korean Welding and Joining Society, Vol. 24, No. 2, pp. 10-16, 2006.
- 4) Young-Doo Cheon, "Lead Free Solder and Flip Chip Reliability", Journal of the Korean Society of Mechanical Engineers, Vol. 45, No. 1, pp. 49-52, 2005.
- 5) Do-Yeon Kim, "Technical Revolution", OPMS Co., Ltd., pp. 127-135, 2004.
- 6) Chung-Seog Choi, Hyang-Kon Kim, Dong-Ook Kim and Young-Seok Kim, "The Properties of Waveform and Plug Formed by Poor Contact of Power Cord Sets", Journal of the Korean Society of Safety, Vol. 20, No. 1, pp. 87-93, 2005.
- 7) T. Green, "A Review of EOS/ESD Field Failure in Military Equipment", Proceeding of 10th EOS/ESD Symposium, pp. 7-14, 1988.
- 8) Hyang-Kon Kim, Dong-Ook Kim and Chung-Seog Choi, "Thermal characteristics Analysis of PVC Insulated Flexible Cords Deteriorated according to Overcurrent", Proceeding of 2003 Fall Annual Conference, Korean of Institute of Fire Science & Engineering, pp. 105-111, 2003.
- 9) Hung-Ki Park and Chung-Seog Choi, "A Study on the Reliability Assessment about Switching Failure Cause of Appliance", Proceeding of 2011 Spring Annual Conference, Korean of Institute of Fire Science & Engineering, pp. 77-79, 2011.
- 10) Ihara et al, "The Latest Electronic Components, Device Mounting Technology Manual", R&D Plasonic, pp. 296-298, 1996.
- 11) Y. Chul. Whang, "Electrostatic Discharge and Electrical Overstress Failures of Non-Silicon Devices", Maryland University, pp. 61, 2005.