비대칭 DGMOSFET의 도핑분포함수에 따른 전도중심과 문턱전압이하 스윙의 관계

정학기*

Relation of Conduction Path and Subthreshold Swing for Doping Profile of Asymmetric Double Gate MOSFET

Hakkee Jung*

Department of Electronic Engineering, Kunsan National University, Gunsan 573-701, Korea

요 약

본 연구에서는 비대칭 이중게이트(double gate; DG) MOSFET의 채널 내 도핑분포함수에 따른 전도중심과 문턱전압이하 스윙의 관계에 대하여 분석하였다. 비대칭 DGMOSFET의 채널크기는 매우 작기 때문에 불순물의 수가 매우 작으므로 고 도핑된 채널의 경우에 대하여 분석하였다. 이를 위하여 포아송방정식에서 해석학적 전위분포모델을 유도하였으며 도핑분포함수는 가우스분포함수를 사용하였다. 해석학적 전위분포모델을 이용하여 전도중심 및 문턱전압이하 스윙모델을 유도하였으며 채널길이 및 채널두께가 변할 때, 도핑분포함수의 변수인 이온주입범위 및 분포편차에 따른 전도중심 및 문턱전압이하 스윙의 변화를 관찰하였다. 결과적으로 전도중심이 상단게이트 단자로 이동할 때, 문턱전압이하 스윙 값은 감소하였으며 단채널 효과에 의하여 채널길이 감소 및 채널두께 증가에 따라 문턱전압이하 스윙 값은 증가하였다.

ABSTRACT

This paper has analyzed the relation of conduction path and subthreshold swing for doping profile in channel of asymmetric double gate(DG) MOSFET. Since the channel size of asymmetric DGMOSFET is greatly small and number of impurity is few, the high doping channel is analyzed. The analytical potential distribution is derived from Poisson's equation, and Gaussian distribution function is used as doping profile. The conduction path and subthreshold swing are derived from this analytical potential distribution, and those are investigated for variables of doping profile, projected range and standard projected deviation, according to the change of channel length and thickness. As a result, subthreshold swing is reduced when conduction path is approaching to top gate, and that is increased with a decrease of channel length and a increase of channel thickness due to short channel effects.

키워드 : 비대칭 이중게이트, 문턱전압이하 스윙, 도핑분포함수, 포아송방정식, 단채널효과

Key word : asymmetric double gate, subthreshold swing, doping profile, Poisson equation, short channel effect

접수일자 : 2014. 04. 27 심사완료일자 : 2014. 06. 03 게재확정일자 : 2014. 06. 16

* **Corresponding Author** Hakkee Jung(E-mail:hkjung@kunsan.ac.kr, Tel:+82-63-469-4684)

Department of Electronic Engineering, Kunsan National University, Gunsan 573-701, Korea

Open Access <http://dx.doi.org/10.6109/jkiice.2014.18.8.1925>

print ISSN: 2234-4772 online ISSN: 2288-4165

©This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.
Copyright © The Korea Institute of Information and Communication Engineering.

I. 서 론

기존 CMOSFET를 사용한 집적회로의 미세화가 한계에 부딪치면서 새로운 구조의 트랜지스터를 개발하기 위한 반도체 메이저 업체들의 노력이 진행 중이다. 그 중 3차원 구조를 이용한 트랜지스터 및 3차원 배열을 이용한 집적회로의 설계 등은 향후 집적회로의 집적도를 획기적으로 개선시킬 전망이다. 이와 같이 반도체를 이용한 집적회로의 경쟁력은 트랜지스터의 소형화에 좌우되고 있으며 기존의 CMOSFET는 단채널 효과에 의하여 20 nm이하의 게이트길이를 갖는 소자를 제작하는데 많은 문제점을 나타내고 있다. 이는 스켈링이론에 따라 게이트길이에 비례하여 채널폭 및 산화막두께 등의 감소 및 채널도핑의 증가 등이 요구되기 때문이다. 특히 게이트전압은 게이트길이에 비례하여 감소시킬 수 없으므로 이로 인하여 발생하는 고전계에 의한 문제점 등이 트랜지스터 동작에 영향을 미치고 있는 것이다. 즉, 채널길이 감소에 의하여 문턱전압이하 영역에서도 게이트전압에 의한 차단전류의 증가로 인하여 문턱전압이하 스윙이 증가하는 등 문턱전압이하 영역에서 집적도 향상을 방해하고 있다. 이러한 문제점을 해결하기 위하여 게이트 전압에 의한 채널 내 캐리어흐름에 대한 제어 능력을 향상시키는 소자의 개발이 요구되고 있다. 즉, 게이트 전압에 대한 전류제어 능력을 향상시키기 위하여 게이트를 채널 주변에 여러 개 제작하고자 하는 노력이 진행 중이다. 이와 같은 연구의 일환으로 기존의 CMOSFET를 새로운 구조의 MOSFET소자로 대체하고자 하는 노력이 진행 중이며 이 중 다중게이트 MOSFET(Multi Gate MOSFET ; MugFET)가 가장 대표적인 트랜지스터이다 [1,2]. 다중게이트 MOSFET는 다양한 형태로 개발되고 있으며 그 중에서 가장 많은 연구가 진행중인 트랜지스터가 이중게이트(Double Gate; DG) MOSFET소자이다. DGMOSFET는 SOI(Silicon On Insulator)기술을 기반으로 개발되었으며 상단과 하단에 게이트 단자를 제작하여 게이트 전압에 의한 전류제어 능력을 약 2배정도 향상시킨 구조이다. DGMOSFET는 상단과 하단의 게이트 산화막의 구조를 동일하게 제작하고 동일한 게이트 전압을 사용하는 대칭형과 상하단의 게이트 산화막 두께를 달리 제작하고 게이트 전압도 다르게 인가할 수 있는 비대칭형이 있다[3,4]. 이때 비대칭 DGMOSFET

는 상하단의 구조가 다르므로 상기에서 언급한 단채널 효과를 제어할 수 있는 요소가 증가하는 장점이 있다. 본 연구에서는 비대칭 DGMOSFET에 대한 채널 내 전위분포 및 문턱전압이하 스윙모델을 해석학적으로 유도할 것이다. Ding 등[5]은 채널 내 도핑분포가 일정하다고 가정하여 급수형태의 전위분포함수를 구하였다. 그러나 일반적으로 사용하는 도핑기술은 이온주입법이며 본 연구에서는 이온주입법의 도핑분포함수인 가우스분포함수를 이용하여 포아송방정식을 풀어 전위분포함수를 구하였다. 이 전위분포모델을 이용하여 비대칭 DGMOSFET에 대한 문턱전압이하 스윙과 전도중심의 관계를 이온주입법 및 분포편차에 대하여 고찰할 것이다. 이때 채널길이 및 채널두께를 파라미터로 사용할 것이다. 비대칭 DGMOSFET를 초소형으로 제작하면 실제로 채널 내 분포하는 캐리어의 수는 도핑분포의 변화를 무시할 수 있을 정도로 매우 작으므로 본 연구에서는 고도핑된 채널에 대하여 고찰할 것이다.

2장에서는 포아송방정식의 해석학적 전위모델 및 문턱전압이하 스윙모델에 대하여 설명할 것이며 3장에서 이 모델을 적용하였을 경우, 문턱전압이하 스윙 및 전도중심의 관계를 채널길이 및 채널두께 등을 파라미터로 하여 이온주입법 및 분포편차에 대하여 고찰할 것이다. 마지막으로 4장에서 결론을 맺을 것이다.

II. 비대칭 DGMOSFET의 전도중심 및 문턱전압이하 스윙 모델

그림 1. 비대칭 이중게이트 MOSFET의 개략도
Fig. 1 Schematic sectional diagram of asymmetric double gate MOSFET

그림 1과 같은 비대칭 DGMOSFET에서 채널 내 전위분포함수를 구하기 위하여 가우스분포함수를 도핑분포함수로 사용하여 다음과 같이 2차원 포아송방정식을 풀었다.

$$\frac{\partial^2 \phi(x, y)}{\partial x^2} + \frac{\partial^2 \phi(x, y)}{\partial y^2} = \frac{qN_p}{\epsilon_{si}} \exp\left(-\frac{(x-R_p)^2}{2\sigma_p^2}\right) \quad (1)$$

여기서 q 는 전자의 전하량, ϵ_{si} 는 실리콘의 유전율이며 N_p 는 최대 도핑 분포 값, R_p 와 σ_p 는 각각 이온주입범위 및 분포편차를 나타낸다. 채널 폭 방향으로의 전위분포 변화는 대칭 DGMOSFET과 동일하게 무시할 수 있으므로 x, y 방향에 대해서만 전위분포를 구한다[6].

Ding 등의 경계조건을 이용하여 식 (1)을 풀면 다음과 같은 급수형태의 전위분포를 구할 수 있다[5].

$$\phi(x, y) = V_s + \frac{V_d}{L_g} y + \sum_{n=1}^{\infty} A_n(x) \sin \frac{n\pi y}{L_g} \quad (2)$$

$$A_n(x) = C_n e^{k_n x} + D_n e^{-k_n x} + B_1 \operatorname{erf}(\tau + b_1/2) + B_2 \operatorname{erf}(\tau + b_2/2) + A \quad (3)$$

이며 여기서 n 은 정수, $k_n = n\pi/L_g$ 이며 V_s 는 소스 전압, V_d 는 드레인 전압, $A_n(x)$ 에 나타나는 상수는 참고문헌[7]에 표기하였다.

이때 상단 게이트 전압 V_{gf} 에 대한 문턱전압이하 스윙은 식 (2)를 이용하면 다음과 같이 표현할 수 있다. 즉,

$$S = \frac{\partial V_{gf}}{\partial (\log_{10} I_d)} = 2.3 V_t \left[\frac{\partial \phi(x, y)}{\partial V_{gf}} \right]^{-1} \\ = 2.3 V_t \left[\sum_{n=1}^{\infty} \frac{2}{n\pi} (1 - (-1)^n) \left(\frac{a_4 e^{k_n x} - a_3 e^{-k_n x}}{a_1 a_4 - a_2 a_3} \right) \cdot \sin \frac{n\pi y}{L_g} \right]^{-1} \quad (4)$$

이다. 여기서 계수는

$$a_1 = 1 - k_n \epsilon_S / C_{ox1} \\ a_2 = 1 + k_n \epsilon_S / C_{ox1} \\ a_3 = e^{k_n t_{si}} + \epsilon_S k_n e^{k_n t_{si}} / C_{ox2} \\ a_4 = e^{-k_n t_{si}} - \epsilon_S k_n e^{-k_n t_{si}} / C_{ox2}$$

이다[7]. 그리고 C_{ox1} 과 C_{ox2} 는 각각 상단과 하단 게이트 산화막의 커패시턴스 값이다.

문턱전압이하 스윙을 구하기 위하여 식 (4)의 y 에 상단 게이트의 표면전위 중 최소값을 갖는 $y_{\min}$ 값을 구하여 대입하며 x 는 다음과 같은 식에서 전도중심 x_{eff} 값을 대입하여 문턱전압이하 스윙값을 구한다.

$$x_{eff} = \frac{\int_0^{t_{si}} x e^{q\phi(x, y_{\min})/kT} dx}{\int_0^{t_{si}} e^{q\phi(x, y_{\min})/kT} dx} \quad (5)$$

여기서 k 는 볼츠만상수이며 T 는 절대온도이다.

식 (5)에서 x_{eff} 값은 $\phi(x, y_{\min})$ 값에 의존하며 이 값은 이온주입범위 및 분포편차에 따라 변화하기 때문에 Ding 등의 결과에선 유도할 수 없는 도핑형태에 따른 전도중심과 문턱전압이하 스윙 값을 분석할 수 있을 것이다. 즉, $A_n(x)$ 의 식 (3)에서 계수에 N_p, R_p, σ_p 등과 같은 도핑농도 및 도핑분포함수의 형태를 결정하는 파라미터가 포함되어 있으므로 $A_n(x)$ 값은 도핑의 형태에 따라 변화할 것이며 이는 식 (2)의 전위분포 또한 도핑형태에 따라 변화된다는 것을 알 수 있다. 그러므로 전위분포를 이용하여 유도되고 있는 식 (4)의 문턱전압이하 스윙값 역시 도핑농도 및 도핑분포함수에 따라 변화한다는 것을 알 수 있다. 그러므로 본 연구에서는 비대칭 DGMOSFET에 대한 채널 내 도핑분포함수에 따른 전도중심 및 문턱전압이하 스윙 값의 관계를 분석하고자 한다.

III. 도핑분포함수에 따른 문턱전압이하 스윙 결과 고찰

먼저 본 연구에서 제시한 문턱전압이하 스윙 모델의 타당성을 조사하기 위하여 그림 2에 이온주입범위를 4

그림 2. 이온주입범위를 파라미터로 하여 구한 채널도핑농도에 따른 문턱전압이하 스윙 값

Fig. 2 Subthreshold swings for channel doping concentration with a parameter of projected range

nm에서 10 nm까지 변화시키면서 채널도핑농도에 따른 문턱전압이하 스윙 값의 변화를 Medici 시뮬레이션 값 [5]과 비교하였다.

그림 2에서 알 수 있듯이 도핑농도가 낮을 경우는 이온주입범위와 관계없이 문턱전압이하 스윙 값은 일정하며 Medici 시뮬레이션과 잘 일치하였다. 채널이 고 도핑 되었을 경우, 이온주입범위에 따라 문턱전압이하 스윙 값은 크게 변화하였다. 이온주입범위가 증가하면 문턱전압이하 스윙 값은 감소하며 이온주입범위가 감소할수록 문턱전압이하 스윙 값은 점점 증가하는 것을 알 수 있다. 또한 Medici 시뮬레이션 값과 이온주입범위가 4 nm에서 10 nm값 사이에서 본 연구에서 제시한 모델과 잘 일치하고 있었다. 이와 같이 이차원 수치해석학적 값과 잘 일치하고 있으므로 본 연구에서 제시한 식 (4)와 식 (5)를 이용하여 가우스함수의 파라미터인 이온주입범위 및 분포편차에 따른 전도중심과 문턱전압이하 스윙 값의 변화를, 고 농도로 도핑된 채널을 갖는 비대칭 DGMOSFET에 대하여 고찰하고자 한다.

저 농도로 도핑된 경우는 이온주입범위 및 분포편차에 대하여 문턱전압이하 스윙 값이 일정하게 유지되므로 이온주입범위 및 분포편차에 대한 문턱전압이하 스윙의 변화가 심하게 일어나고 있는 $10^{19}/\text{cm}^3$ 으로 고 도핑된 채널을 갖는 비대칭 DGMOSFET의 전도중심 및 문턱전압이하 스윙 값의 등고선 그래프를 그림 3에 도

그림 3. $L_g = 30 \text{ nm}$, $t_{si} = 10 \text{ nm}$ 의 경우 이온주입범위와 분포편차에 대한 a) 전도중심의 변화와 b) 문턱전압이하 스윙 값의 등고선 그래프

Fig. 3 Contours of a) conduction path and b) subthreshold swing for projected range and standard projected deviation in the case of $L_g = 30 \text{ nm}$ and $t_{si} = 10 \text{ nm}$

시하였다. 그림 3a)는 상단게이트단자에서 채널두께 즉, 그림 1의 x 방향으로 전도중심의 위치를 채널두께에 대한 %값으로 표시한 등고선 그래프이다. 이온주입범위 및 분포편차가 증가할수록 전도중심은 상단게이트로 이동하고 있다는 것을 알 수 있다. 또한 일정한 전도중심을 유지하기 위하여 이온주입범위와 분포편차는 반비례 관계가 있다는 것을 관찰할 수 있다. 전도중심이 상단게이트로 이동하면 게이트단자에 의한 전류제어능력이 증가하기 때문에 문턱전압이하 스윙 값이 감소할 수 있다. 그림 3b)에서 알 수 있듯이 전도중심이 상단게이트로 접근할수록 문턱전압이하 스윙 값은 감소하고 있다. 전도중심의 등고선 형태와 거의 동일한 문턱전압이하 스윙 값의 등고선 변화를 관찰할 수 있다. 그림 3b)에서도 알 수 있듯이 일정한 문턱전압이하 스윙 값을 유지하기 위하여 이온주입범위와 분포편차는 반비례의 관계가 성립하여야 한다. 이온주입범위가 증가할수록 그리고 분포편차가 증가할수록 문턱전압이하 스윙 값은 감소하고 있다는 것을 그림 3b)에서 관찰할 수 있다.

그림 4. $L_g = 40 \text{ nm}$, $t_{si} = 10 \text{ nm}$ 의 경우 이온주입범위와 분포편차에 대한 a) 전도중심의 변화와 b) 문턱전압이하 스윙 값의 등고선 그래프

Fig. 4. Contours of a) conduction path and b) subthreshold swing for projected range and standard projected deviation in the case of $L_g = 40 \text{ nm}$ and $t_{si} = 10 \text{ nm}$

채널길이가 증가하였을 경우, 전도중심 및 문턱전압 이하 스윙 값의 변화를 관찰하기 위하여 그림 3과 모든 조건을 동일하게 유지하면서 단지 채널길이만 40 nm로 증가시켰을 경우, 이온주입범위 및 분포편차에 대한 전도중심과 문턱전압이하 스윙 값의 등고선 변화를 그림 4에 도시하였다. 채널길이가 길어져 L_g/t_{si} 의 비가 증가하면 단채널효과가 감소하며 전도중심은 더욱 상단게이트단자로 이동한다. 그림 3a)와 그림 4a)를 비교해보면 알 수 있듯이 채널길이가 증가하면 상단게이트로 전도중심이 이동한다. 그러나 등고선의 형태는 거의 유사하여 일정한 전도중심을 유지하기 위해선 이온주입범위와 분포편차는 반비례의 관계가 있다는 것을 알 수 있다. 특히 이온주입범위 및 분포편차가 증가할수록 상단게이트로 전도중심이 이동하나 변화율은 매우 감소하는 것을 관찰할 수 있다. 이와 같은 전도중심의 변화에 따라 문턱전압이하 스윙에 대한 등고선 형태도 유사하게 유지되고 있었다. 그러나 전도중심이 상단게이트로 이동하면서 상단게이트 전압에 의한 제어능력 향상

그림 5. $L_g = 40 \text{ nm}$, $t_{si} = 20 \text{ nm}$ 이온주입범위와 분포편차에 대한 a) 전도중심의 변화와 b) 문턱전압이하 스윙 값의 등고선 그래프

Fig. 5. Contours of a) conduction path and b) subthreshold swing for projected range and standard projected deviation in the case of $L_g = 40 \text{ nm}$ and $t_{si} = 20 \text{ nm}$

으로 문턱전압이하 스윙 값은 크게 감소하고 있었다. 이온주입범위가 증가할수록 그리고 분포편차가 증가할수록 문턱전압이하 스윙 값은 감소하고 있었다. 그러나 감소율은 이온주입범위 및 분포편차가 증가할수록 점점 작아지고 있었다.

채널두께가 증가하였을 경우, 전도중심 및 문턱전압 이하 스윙 값의 변화를 관찰하기 위하여 그림 4와 모든 조건을 동일하게 유지하면서 단지 채널두께만 20 nm로 증가시켰을 경우, 이온주입범위 및 분포편차에 대한 전도중심과 문턱전압이하 스윙 값의 등고선 변화를 그림 5에 도시하였다. 채널두께가 증가하면 동일한 이온주입범위 및 분포편차 범위에서 전도중심 및 문턱전압이하 스윙에 대한 등고선 형태가 크게 변화되고 있는 것을 알 수 있다. 이는 가우스분포함수가 채널두께에 대한 변수로 표현되기 때문이며 채널두께가 증가하였을 경우 가우스분포함수를 갖는 도핑분포함수가 매우 변화하기 때문이다. 그러나 이온주입범위 및 분포편차가 증가할수록 전도중심은 상단게이트로 이동하며 이에

따라 문턱전압이하 스윙 값도 감소하고 있는 것을 관찰할 수 있다. 단지 분포편차 및 이온주입범위가 작을 경우, 등고선 형태가 변화하고 있었다. 그림 4와 그림 5를 비교해 보면, 전도중심 및 문턱전압이하 스윙 값의 변화가 채널두께가 증가했을 때, 매우 크게 나타나고 있었다. 이 역시 도핑분포함수의 변화가 채널두께방향으로 크게 나타나기 때문으로 사료된다.

IV. 결 론

본 연구에서는 비대칭 DGMOSFET의 채널 내 도핑 분포함수의 변수인 이온주입범위 및 분포편차에 따른 전도중심과 문턱전압이하 스윙 값의 관계에 대하여 채널길이 및 채널두께를 파라미터로 분석하였다. 이를 위하여 포아송방정식에서 가우스분포함수를 이용하여 해석학적 전위분포모델을 유도하였으며 이 모델을 이용하여 전도중심 및 문턱전압이하 스윙모델을 유도하였다. 본 연구에서 제시한 모델을 이용하여 채널길이 및 채널두께가 변할 때, 도핑분포함수의 변수인 이온주입범위 및 분포편차에 따른 전도중심 및 문턱전압이하 스윙의 변화를 관찰하였다. 저 농도로 도핑된 경우는 이온주입범위 및 분포편차에 대하여 문턱전압이하 스윙 값이 일정하게 유지되므로 이온주입범위 및 분포편차에 대한 문턱전압이하 스윙의 변화가 심하게 일어나고 있는 고 농도로 도핑된 비대칭 DGMOSFET에 대하여 관찰하였다. 결과적으로 이온주입범위 및 분포편차가 증가할수록 전도중심은 상단게이트로 이동하고 이에 따라 문턱전압이하 스윙 값도 감소하고 있었다. 채널길이가 증가하면 단채널효과가 감소하여 전도중심이 더욱 상단게이트로 이동하며 문턱전압이하 스윙 값도 감소하였다. 또한 채널두께가 증가할수록 단채널효과

가 증가하여 문턱전압이하 스윙 값이 크게 증가하고 전도중심도 내부로 향하고 있다는 것을 관찰하였다. 이와 같은 결과는 향후 비대칭 DGMOSFET 설계에 이용될 수 있다고 사료된다.

REFERENCES

- [1] G. Deng and C. Chen, "Binary Multiplication Using Hybrid MOS and Multi-Gate Single-Electron Transistors", *IEEE Trans. on VLSI systems*, vol.21, no.9, pp.1573-1582, 2013.
- [2] P.Zhang, E.Jacques, R.Rogel and O.Bonnaud, "P-type and N-type multi-gate polycrystalline silicon vertical thin film transistors based on low-temperature," *Solid-state electronics*, vol.86, no.1, pp.1-5, 2013.
- [3] S.Jandhyala and S.Mahapatra, "Inclusion of body doping in compact models for fully-depleted common double gate MOSFET adapted to gate-oxide thickness asymmetry", *Electronics Lett.*, vol.48, no.13, pp.794-795, 2012.
- [4] S.H.Chou, M.L.Fan and P.Su, "Investigation and Comparison of Work Function Variation for FinFET and UTB SOI Devices Using a Voronoi Approach," *IEEE Trans. Electron Devices*, vol. 60, no.4, pp.1485-1489, 2013.
- [5] Z.Ding, G.Hu, J.Gu, R.Liu, L.Wang and T.Tang, "An analytical model for channel potential and subthreshold swing of the symmetric and asymmetric double-gate MOSFETs," *Microelectronics J.*, vol.42, pp.515-519, 2011.
- [6] D.S.Havaladar, G.Katti, N.DasGupta and A.DasGupta, "Subthreshold Current Model of FinFETs Based on Analytical Solution of 3-D Poisson's Equation," *IEEE Trans. Electron Devices*, vol. 53, no.4, 2006.
- [7] H.K.Jung and D.S.Cheong, "Analysis for Relation of Oxide Thickness and Subthreshold Swing of Asymmetric Double Gate MOSFET," *Conference on Information and Communication Eng.*, vol.17, no.2, pp.698-701, 2013.

정학기(Hak Kee Jung)

1983.3 아주대학교 전자공학과 B.S.
1985.3 연세대학교 전자공학과 M.S.
1990.8 연세대학교 전자공학과 Ph.D
1995.8 일본 오사카대학 교환교수
2005.8 호주 그리피스대학 교환교수
1990.3-현재 군산대학교 전자공학과 교수
2014.1-현재 한국정보통신학회 회장

※관심분야: 반도체소자 시뮬레이션, 몬테칼로 시뮬레이션, 회로 및 시스템 해석 등