충고조파 왜율과 리플 감쇄율을 이용한 계통연계형 PCS용 LCL 필터 설계

朴鍾炯[†], 池民訓^{**}, 金興根[†], 全泰園^{***}, 魯義哲^{****}

LCL Filter Design for Grid-connected PCS Using Total Harmonic Distortion and Ripple Attenuation Factor

Jong-Hyoung Park, Min-Hun Chi, Heung-Geun Kim, Tae-Won Chun, and Eui-Cheol Nho

요 약

본 논문에서는 충고조파 왜율(THD, Total Harmonic Distortion)과 리플 감쇄율(RAF, Ripple Attenuation Factor)을 이용한 계통연계 인버터용 LCL 필터 설계 방법을 제안한다. 인버터 측 인덕터 전류의 충고조파 왜율(THD_i)과 필터 커패시터와 계통 측 인덕터 사이의 전류 리플 감쇄율(RAF), 그리고 계통에 주입되는 전류의 충고조파 왜율(THD_g)의 관계를 분석하여 관계식을 도출하고, 이 관계식을 바탕으로 계통 주입 전류의 THD_g 목표치를 만족하는 THD_i와 RAF를 선정하여 계통 측 인덕터(L_g)와 인버터 측 인덕터(L_i)의 인덕턴스 값을 계산한다. 한편 커패시터의 커패시턴스 값은 커패시터에 유입되는 무효전력을 고려하여 선정한다. 제안한 방법으로 LCL를 설계하여 시뮬레이션과 실험을 통해 계통에 주입되는 전류의 THD_g가 목표치를 만족하는 것을 보임으로써 설계 방법의 타당성을 입증한다.

ABSTRACT

This paper describes a design method of LCL filter for grid-connected three-phase PWM inverter. First, by analyzing the ripple component of phase voltages and currents according to the PWM pattern of grid-connected three-phase inverter, the RMS value of the current ripple can be calculated. Then based on the analysis, the current THD in the inverter-side can be defined. After that by analyzing the dependency between the current THD of the system and the current ripple attenuation, the parameter of LCL filter can be designed. Finally, the described LCL filter design method is verified by showing a good agreement between the target current THD_g and the actual one through the simulation and experiment.

Key Words : LCL Filter Design, Ripple Current, Total Harmonics Distortion, Ripple Attenuation, Three-phase Inverter

1. 서 론

태양광, 연료전지, 풍력 등을 사용하는 신재생 에너지발전 시스템에는 직류 링크단을 입력으로 하여 제어할 수 있고 계통연계를 위한 교류 출력단 전류도 함께 제어할 수 있는 계통연계형 3상 PWM 전압형 인버터가 널리 사용된다. 일반적으로 이와 같은 인버터의 출력 전류에는 기본파 성분 이외에 스위칭 주파수와 그 정수배에 해당하는 고조파 성분이 포함되어 있다^[1].

계통에 주입되는 전류의 고조파 성분을 줄이기 위해 인버터 출력단에 L 또는 LC 필터를 사용하게 되는데,

[†]교신저자 : 정회원, 경북대 IT대학 전기공학과 교수

E-mail : kimhg@knu.ac.kr

^{*}정회원, 경북대 대학원 전자전기컴퓨터학부 박사과정

^{**}정회원, (주)LS산전 자동화제품연구소 연구원

^{***}정회원, 울산대 전기전자정보시스템공학부 교수

^{****}정회원, 부경대 전기공학과 교수

접수일자 : 2010. 2. 17

1차 심사 : 2010. 4. 2

2차 심사 : 2010. 5. 4

심사완료 : 2010. 5. 13

그림 1 계통연계형 3상 인버터

Fig. 1 Grid-connected three-phase Inverter

필터의 성능을 높이기 위해 인덕턴스 값을 크게 할수록 필터 제작비용과 부피가 증가하는 단점이 있다. 반면, 3차 저역 통과 필터와 같은 특성을 가지는 LCL 필터의 경우 L 또는 LC 필터에 비하여 낮은 필터 용량으로 더 높은 고조파 감쇄 효과를 보여 비용과 부피를 줄일 수 있다. 하지만 이 역시 파라미터 선정 과정이 복잡하고, 전류 리플, 필터 크기, 스위칭 리플 감쇄율, 필터 커패시터에 흐르는 무효전력 등의 많은 제약사항에 대하여 고려해야하는 단점을 가지고 있다^[2].

그림 1은 전형적인 계통연계형 3상 PWM 전압형 인버터에 LCL 필터가 들어간 회로도이다.

지금까지의 LCL 필터 설계에 관한 논문들^[3-6]에서는 설계를 위한 다양한 방법들을 제시하고 있다. 이를테면 복잡하긴 하지만 초기 인덕턴스를 산정할 수 있는 수식을 사용하거나^[3] 공진 저감을 위해 출력 필터에 추가적인 댐핑 회로를 구성하기도 하였고^[4] 일반적인 3상 인버터에서 더 나아가 출력 전류의 주파수와 제어 방법이 다양한 능동 전력 필터에 적용되는 LCL 필터 설계 절차에 대해서 다루기도 하였다.^[5] 또한 LCL 필터 기반의 3상 능동 정류기에 관하여 다룬 논문^[6]에서는 스위칭 주파수에 해당하는 계통 측 전류 고조파 성분의 크기를 설계 목표치로 설정하고 해당 주파수 성분의 감쇄율을 주파수 해석을 통해 분석하여 파라미터 설계에 아주 체계적으로 접근하였다. 하지만 참고문헌 [3]의 경우 설계를 위해 사용한 파라미터들의 타당한 선정 기준이 제시되지 않고 있어 인덕턴스 값을 결정하는 이론적 배경이 불확실하고 참고문헌 [4]의 경우 댐핑 회로 이외의 요소에 대해 다루지 않고 있다. 참고문헌 [5]의 경우는 총 인덕터의 사이즈, 필터 공진주파수, 제동 저항의 최소화, 스위칭 주파수에서 최대 감쇄 등을 다루어 LCL 필터 파라미터 설계 시 중요하게 고려되어야 할 제약사항에 관한 내용이 제시되고 있어 비교적 자세하고 논리적으로 설계방법에 접근하고 있으나 여전히 설계 시작부분에 총 인덕턴스를 계산하기 위한 정보 중 하나인 히스테리시스 밴드(h)

를 구하기 위해 임의의 파라미터 값으로 시뮬레이션을 수행해야하기 때문에 시행착오에 의한 설계 과정에서 기준 값이 없어 파라미터 선정 시 불필요한 시간을 소비하게 된다. 마지막으로 참고문헌 [6]은 초기 인덕턴스의 선정과정이 명확하지 않다는 문제점이 있다.

따라서, 본 논문에서는 계통연계형 인버터에서 계통으로 주입되는 전류의 고조파를 저감하기 위한 LCL 필터의 설계시 초기 인덕턴스 선정 기법과 파라미터 최적 설계 기법을 제안한다. LCL 필터에서 인버터 측 인덕터의 전류 THD_i , 필터 커패시터와 계통 측 인덕터의 전류 RAF , 그리고 계통에 주입되는 전류 THD_g 의 관계를 분석한다. 이 관계식을 바탕으로 계통에 주입되는 전류의 THD_g 목표치를 만족하는 THD_i 와 RAF 를 선정하고 이로부터 계통 측 인덕터와 인버터 측 인덕터의 인덕턴스 값을 계산한다. 한편 커패시터의 커패시턴스 값은 커패시터에 유입되는 무효전력을 고려하여 선정한다. 제안한 방법으로 설계한 LCL 필터를 적용하여 10kW급 시스템에 대한 시뮬레이션과 실험을 통해 계통에 주입되는 전류의 THD_g 가 목표치를 만족함을 보임으로써 설계 방법의 타당성을 입증한다.

2. LCL 필터의 설계 고려사항

2.1 LCL 필터의 모델링

그림 2는 LCL 필터를 모델링한 블록도이고 이를 바탕으로 인버터의 출력 상전압과 계통 전류의 전달함수를 구하면 식 (1)과 같다^[3].

$$Y(s) = \frac{I_g(s)}{V_i(s)} = \frac{\frac{1}{L_i L_g C}}{s \left(s^2 + \frac{L_i + L_g}{L_i L_g C} \right)} \quad (1)$$

또한 인버터 출력 전류와 계통 전류의 전달함수는 식 (2)와 같다^[3].

$$H(s) = \frac{I_g(s)}{I_i(s)} = \frac{\frac{1}{L_g C}}{s^2 + \frac{1}{L_g C}} \quad (2)$$

그림 2 LCL 필터의 블록도

Fig. 2 Block diagram of LCL filter

그림 3 LCL 필터의 상당 고조파 등가 모델

Fig. 3 Equivalent harmonic model of LCL filter in a single phase

그림 2의 블록도에서 계통 전압 e 를 이상적인 전압원으로 가정하면 고조파 해석 시 0으로 간주된다.

2.2 전류 총고조파 왜율(THD_g)

LCL 필터의 상당 고조파 등가 모델은 그림 3과 같다. 역시 계통은 이상적인 전압원으로 가정하였기 때문에 고조파 성분은 존재하지 않으므로 계통을 단락회로로 나타낸다.

LCL 필터를 적용한 3상 PWM 인버터의 계통 주입 전류의 총고조파 왜율(THD_g)은 식 (3)과 같이 전류의 고조파 성분의 실효치(I_{gh})를 전류의 기본과 성분의 실효치(I_{g1})로 나눈 비로 정의한다.

$$THD_g = \frac{I_{gh}}{I_{g1}} \quad (3)$$

계통에 주입되는 전류의 총고조파 왜율의 분석을 위해 식 (3)을 전개하면, 식 (4)와 같이 인버터 출력 전류의 기본과 성분(I_{i1}) 및 고조파 성분(I_{ih}) 실효치와 계통에 주입되는 전류의 기본과 성분(I_{g1}) 및 고조파 성분(I_{gh}) 실효치로 정리할 수 있다.

$$THD_g = \frac{I_{gh}}{I_{ih}} \times \frac{I_{ih}}{I_{i1}} \times \frac{I_{i1}}{I_{g1}} = RAF_h \times THD_i \times \frac{1}{RAF_1} \quad (4)$$

식 (4)에서 기본과 성분 전류는 거의 감쇄되지 않으므로 RAF_1 는 거의 1이다. 또한, 고조파 성분의 리플 전류 감쇄율은 스위칭 주파수의 배수에 해당하는 각 리플 감쇄율을 수식적으로 합산하여야 하지만 스위칭 주파수의 고조파(RAF_{sw})가 가장 현저하므로 스위칭 주파수에서의 리플 전류 감쇄율에 k 라는 변수를 곱하여 식 (5)와 같이 정리할 수 있다. 추후 k 값은 일정한 값으로 도출된다.

$$THD_g \approx k \times RAF_{sw} \times THD_i \quad (5)$$

그림 4 인버터 출력 상전압과 리플 전류

Fig. 4 Inverter output voltage and ripple current

표 1 출력 상전압 모드

Table 1 Mode of Output Phase Voltage

구분	구 간	전압 레벨
모드1	$0 \sim \pi/6$	$V_{dc}/3, 0, -V_{dc}/3$
모드2	$\pi/6 \sim \pi/2$	$2V_{dc}/3, V_{dc}/3, 0$
모드3	$\pi/2 \sim 5\pi/6$	$2V_{dc}/3, V_{dc}/3, 0$
모드4	$5\pi/6 \sim \pi$	$V_{dc}/3, 0, -V_{dc}/3$
모드5	$\pi \sim 7\pi/6$	$V_{dc}/3, 0, -V_{dc}/3$
모드6	$7\pi/6 \sim 3\pi/2$	$0, -V_{dc}/3, -2V_{dc}/3$
모드7	$3\pi/2 \sim 11\pi/6$	$0, -V_{dc}/3, -2V_{dc}/3$
모드8	$11\pi/6 \sim 2\pi$	$V_{dc}/3, 0, -V_{dc}/3$

2.3 3상 인버터의 출력 리플해석

3상 인버터 상전압 v_{an} 의 파형은 그림 4와 같이 기본 주파수의 한주기 구간에서 표 1과 같이 8가지의 모드로 표현된다^[7].

3상 인버터 출력 전압의 각 상은 PWM 스위칭에 따라 정현파에 의한 패턴으로 1/4 주기에 대해 대칭이

다. 모드1~모드4 구간은 모드5~모드8 구간에 반주기 대칭이며, 모드1~모드2 구간은 모드3~모드4 구간에 대칭이다. 결국 리플 전류의 실효치는 모드1과 모드2 구간에 대해서 해석하면, 나머지 다른 구간의 해석은 동일한 방법으로 구할 수 있다.

그림 5는 모드1과 모드2에 대해 스위칭 한주기 구간으로 확대한 파형이다. 스위칭 주파수(f_{sw})가 계통 주파수(f_1)보다 충분히 크다고 가정한다면, 스위칭 주기 내에서 인버터 출력 전압의 시간 평균치는 $\langle v_{an1} \rangle$ 로 일정하다고 본다^[8].

그림 5 3상 PWM 인버터의 출력 상전압과 리플 전류
Fig. 5 Output voltage and ripple current of three-phase PWM inverters

그림 6 기본파 반주기에서의 리플전류
Fig. 6 Ripple current for half period of fundamental component

실효치는 전류의 극성과 관계없이 크기에만 관련하므로 그림 5의 PWM 스위칭에 따른 리플 전류의 실효치는 등가적으로 그림 6의 등가 리플 전류에 대한 실효치와 같다. 그림 6의 등가 리플 전류는 계통 주파수의 1/4 주기에 대하여 대칭성을 가지므로 실효치는 1/4 주기인 $T/4$ 에 대하여 구하면 된다. 계통 주파수 한구간의 고조파 전류의 실효치를 계산하면, 식 (6)과 같다^[8].

$$I_h = \sqrt{\frac{2}{\pi} \left[\int_0^{\frac{\pi}{6}} \langle \Delta i_a^2 \rangle_{\text{모드1}} dwt + \int_{\frac{\pi}{6}}^{\frac{\pi}{2}} \langle \Delta i_a^2 \rangle_{\text{모드2}} dwt \right]} = \frac{V_{dc}}{24f_{sw}L_i} \sqrt{\frac{3}{2}m_a^2 - \frac{4\sqrt{3}}{\pi}m_a^3 + \frac{9}{8}m_a^4} \quad (6)$$

기본파의 전류 실효치는 식 (7)로 정리된다.

$$I_1 = \frac{V_{an}}{Z_b} = \left(\frac{m_a V_{dc}}{2\sqrt{2}} \right) \left(\frac{1}{2\pi f_1 L_b} \right) = \frac{m_a V_{dc}}{4\sqrt{2}\pi f_1 L_b} \quad (7)$$

식 (6)과 (7)을 기반으로 계통연계형 3상 PWM 인버터의 출력 전류 THD_i 를 계산하면, 식 (8)과 같다.

$$THD_i = \frac{I_h}{I_1} = \frac{f_1}{f_{sw}} \frac{L_b}{L_i} \sqrt{\frac{\pi^2}{18} \left(\frac{3}{2} - \frac{4\sqrt{3}}{\pi}m_a + \frac{9}{8}m_a^2 \right)} \quad (8)$$

2.4 필터 커패시터 선정

필터 커패시터의 커패시턴스는 정격전력과 역률과의 관계에서 선정한다. 일반적으로 필터 커패시터에 유입되는 무효전력은 적절한 역률을 유지하기 위해서 인버터 정격피상전력의 5%이하로 선정한다^[6].

$$C \leq x C_b \quad (9)$$

여기서 C_b 는 커패시턴스의 기준 값이고, x 는 무효전력 흡수율로 커패시턴스 기준 값에 대한 감쇄 비율을 나타낸다.

2.5 전류 리플 감쇄율 (RAF)

전류 리플 감쇄율 RAF_h 은 인버터 출력 전류에 대한 계통 전류의 비로 식 (10)과 같이 정의한다.

$$RAF_h = \left| \frac{I_g(s)}{I_i(s)} \right| = \left| \frac{1/(L_g C)}{s^2 + 1/(L_g C)} \right| \quad (10)$$

스위칭 주파수에서의 전류 리플 감쇄율은 식 (11)과 같이 계산된다. 식 (11)에서 알 수 있듯이 계통에 주입되는 전류의 스위칭 주파수 성분은 스위칭 주파수가 높을수록 L_g 와 C 의 값이 클수록 감쇄율이 커진다.

$$RAF_{sw} = |H(j\omega_{sw})| = \frac{1}{\omega_{sw}^2 L_g C - 1} \quad (11)$$

여기서, RAF_{sw} 는 스위칭 주파수에서의 전류 리플 감쇄율, ω_{sw} 는 스위칭 각주파수이다.

3. LCL 필터의 설계

LCL 필터의 파라미터를 선정하기에 앞서 시스템의 베이스 임피던스 값을 알아야 한다. 베이스 임피던스는 식 (12)과 같다.

$$Z_b = \frac{E^2}{P}, \quad L_b = \frac{Z_b}{\omega_1}, \quad C_b = \frac{1}{\omega_1 Z_b} \quad (12)$$

여기서 P 는 인버터의 정격전력, E 는 선간전압이고 ω_1 는 $2\pi f_1$ 을 의미한다.

기본주파수와 스위칭 주파수를 고려한 THD_i 를 선정한 후 이 값을 바탕으로 인버터 측 인덕터의 인덕턴스를 설계한다. 만약 인버터 측 인덕터의 THD_i 를 5% 이하로 작게 선정하면 인버터 측 인덕터의 인덕턴스가 커지게 되고 공진주파수가 낮아져 제어기의 대역폭에 가까워지므로 공진의 영향을 받게 된다. 반대로 선정된 THD_i 가 30% 이상으로 커지게 되면 공진주파수는 증가하게 되고 스위칭 주파수 대역에 가까워진다. 이로 인해 스위칭 주파수 대역에서 공진이 발생할 수 있다. 따라서 공진주파수가 전류제어기의 대역폭과 스위칭 주파수 사이에 존재하도록 THD_i 를 5% ~ 30% 범위에서 선정한다.

앞의 식 (8)을 인버터 측 인덕터의 인덕턴스(L_i)에 관한 식으로 정리하면 식 (13)과 같고 이를 이용해 L_i 값을 구한다.

$$L_i = \frac{f_1}{f_{sw}} \frac{L_b}{THD_i} \sqrt{\frac{\pi^2}{18} \left(\frac{3}{2} - \frac{4\sqrt{3}}{\pi} m_a + \frac{9}{8} m_a^2 \right)} \quad (13)$$

전류 리플 감쇄율 RAF_{sw} 는 앞서 정한 THD_g 와 THD_i 의 값을 고려하여 선정하고 이를 다음 식 (14)에 대입하여 계통 측 인덕터의 인덕턴스를 계산한다.

$$L_g = \frac{RAF + 1}{RAF \times C \times \omega_{sw}^2} \quad (14)$$

필터 커패시터의 커패시턴스는 무효전력 흡수율인 x 의 비중을 적절히 산정하여 식 (15)에 대입하여 계산한다.

$$C \leq x C_b = x \frac{1}{2\pi f_1 Z_b} \quad (15)$$

인버터 측 인덕터의 인덕턴스와 계통 측 인덕터의 인덕턴스 합인 전체 인덕터의 인덕턴스가 L_b 의 10% 미만이 되는지 확인한다. 만약 전체 인덕터의 인덕턴스가 L_b 의 10% 보다 커진다면, 인버터 출력 전류의 THD_i 또는 전류 리플 감쇄율 RAF_{sw} 을 재설정하여 위 과정을 반복한다^[6].

$$L_T = L_i + L_g \quad (16)$$

$$L_T < 10\% \times L_b \quad (17)$$

여기서 L_T 는 전체 인덕터의 인덕턴스를 의미한다.

LCL 필터의 파라미터가 모두 선정되면, 공진주파수를 계산한다. 여기서 공진주파수는 계통주파수의 10배, 제어기 대역폭 이상 그리고 스위칭 주파수의 1/2배 사이에 들어야 한다. LCL 필터의 파라미터를 공진주파수식에 대입하면 다음과 같다. 만약 공진주파수가 위 조건을 벗어나면, 인버터 출력 전류의 THD_i 또는 전류 리플 감쇄율 RAF_{sw} 을 재설정하여 위 과정을 반복한다^[6].

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_i + L_g}{L_i L_g C}} \quad (18)$$

$$10f_1 < f_{res} < \frac{1}{2}f_{sw} \quad (19)$$

LCL 필터는 필터 인덕터와 필터 커패시터에 의한 필터의 공진 문제가 발생한다. 공진문제를 해결하기 위한 방법으로는 수동 댐핑 기법과 능동 댐핑 기법이 있다. 본 논문에서는 고주파 대역의 스위칭 주파수를 사용하여 공진주파수에 대한 여유가 있어 필터 커패시터에 직렬로 저항을 연결하는 수동 댐핑 기법을 이용하였다. 제동 저항(R_d) 값은 식 (20)과 같이 공진주파수에서의 커패시터 리액턴스의 1/3로 선정한다^[6].

$$R_d = \frac{1}{3 \times (2\pi f_{res}) \times C} \quad (20)$$

LCL 필터의 파라미터와 제동저항 값이 선정되면 계통연계형 3상 PWM 인버터의 시뮬레이션을 통해 전류 총고조파 왜율을 계산한다. 이는 LCL 필터와 전류 총고조파 왜율 간의 의존 정도를 알기 위한 것으로 임의의 변수 k 로서 식 (21)과 같이 나타내었다.

$$k = \frac{THD_g^*}{THD_i \times RAF_{sw}} \quad (21)$$

여기서 THD_g^* 는 시뮬레이션을 통한 실제 계통으로 주입되는 전류의 총고조파 왜율이다.

이와 같은 일련의 과정은 순서도^[10]로 나타낼 수 있으며 그림 7은 이러한 LCL 필터의 파라미터 설계 순서를 나타내고 있다.

4. 실험 결과

본 논문에서 제안한 LCL 필터의 설계 기법의 유효성을 입증하기 위하여 실험을 수행하였다. 표 2는 실험에 사용한 3상 인버터 시스템의 사양이고, 표 3은 본 논문에서 제안한 설계 알고리즘으로 설계한 10kW 급 LCL 필터의 설계 예제이다.

표 3에서 THD_g 목표치는 2%로 낮게 설정하였다. 비교적 고가인 페라이트 코어를 사용하는 인버터 측 인덕터 용량을 작게 하기 위해 THD_i 를 5%에서 30%사이에서 7.5%로 고정하고 k 는 1로 가정하면 RAF_{sw} 는 27%로 계산되어 L_i , L_g , C 를 구할 수 있다. 2차적으로 시뮬레이션을 통해 정확한 k 값인 1.33을 다시 적

표 2 실험 파라미터
Table 2 Experiment parameters

정 격 출 력	10 kVA	직류링크전압	400 V
계통선간전압	220 V	진폭변조지수	0.9
계 통 주 파 수	60 Hz	제동 저항	1 Ω
스위칭주파수	10 kHz	-	-

표 3 LCL 필터의 설계 예제
Table 3 Design example of LCL filter

구 분	THD_i [%]	RAF_{sw} [%]	k	L_i [uH]	C [uF]	L_g [uH]	f_{res} [Hz]	THD_g [%]	
								이론	실제
설계값	7.5	20.0	1.33	500	15	150	3,825	2.0%	1.9%

그림 7 LCL 필터의 설계 알고리즘
Fig. 7 Design algorithm of LCL filter

용하면 RAF_{sw} 를 20%로 재설정 하게 되고 위와 같은 파라미터 값을 얻을 수 있다.

그림 8은 실험을 위한 3상 인버터 시스템의 구성도이다. 계통은 3상 220V이므로 직류 링크단 전압을 400V로 선정하였다. 400V의 직류 링크단 전압을 얻기 위해서 정류기 입력단에 3상 슬라이닥스를 사용하였다. 교류 전원에서 공급된 전력은 직류 링크단으로 전

그림 8 3상 인버터 시스템
Fig. 8 Three-phase inverter system

그림 9 3상 인버터 제어 블록도
Fig. 9 The block diagram of three-phase inverters

달되고, 다시 3상 인버터와 LCL 필터를 거쳐 계통으로 주입된다. 인버터 출력 전압과 계통 전압의 크기와 위상을 맞춰주기 위하여 계통의 선간 전압을 측정하여 PLL을 수행하였다. 또한 계통으로 주입되는 전류를 제어하기 위해 계통의 실제 전류를 측정하였다. 각각 측정된 전압과 전류는 DSP 제어보드의 입력으로 인가하였다.

그림 9는 동기좌표계와 PI제어기를 사용하는 3상 인버터의 제어 블록도이다. 계통전압(e)을 검출하여 PLL을 통해 계산된 위상(θ)을 사용하여 2상 정지좌표계 전압(v_α, v_β)을 동기좌표계 전압(V_d, V_q)으로 변환한다. 동기좌표계 지령인 I_d^*, I_q^* 와 PCC(Point of Common Coupling)로 부터 검출하여 동기좌표계로 변환된 실제 전류 I_d, I_q 와의 오차가 PI전류제어기로 입력된다. 이 제어기 출력에 필터 인덕터에 의한 전압강하 성분과 피드포워드 성분(V_d, V_q)을 더하여 실제 d축 및 q축 전압 지령(V_d^*, V_q^*)이 계산된다. 동기좌표계 전압 지령을 정지좌표계로 변환하고 다시 2상/3상 변환하여 3상 전압지령(v_a^*, v_b^*, v_c^*)을 얻는다. 이 전압지령으로부터 PWM(Pulse Width Modulation)을 통해 스위칭 신호가 발생된다.

(a) L 필터

(b) LCL 필터의 인버터측

(c) LCL 필터의 계통측

그림 10 전류 파형 및 FFT 분석의 시뮬레이션 결과
Fig. 10 Simulation results of current waveform and FFT analysis

(a) L 필터

(b) LCL 필터의 인버터 측

(c) LCL 필터의 계통 측

그림 11 전류 파형 및 FFT 분석의 실험 결과
Fig. 11 Experimental results of current waveform and FFT analysis

그림 10은 전류파형 및 전류 FFT 분석 시뮬레이션 결과이다. 그림 10(a)는 L 필터를 사용한 3상 PWM 인버터 출력전류이다. 그림 10(b), (c)는 LCL 필터를

사용하였을 때 각각 인버터 측 전류와 계통 측 전류이다. 여기서 L 필터의 인덕턴스 값은 LCL 필터의 두 인덕터의 인덕턴스 값의 합($650\mu H$)과 같도록 하였다. 계통전류의 THD는 L 필터인 경우 5.85%인 반면에 LCL 필터의 경우는 2.0%로서 대폭 감소되었다.

그림 11은 시뮬레이션과 같은 조건에서 수행한 전류 파형 및 FFT 분석에 대한 실험 결과이다. L 필터의 경우에는 THD_g 가 5.85%이고, LCL 필터의 경우 1.9%로써 시뮬레이션 결과와 오차범위 5% 이내로 거의 일치함을 확인하였다.

5. 결 론

본 논문에서는 계통연계형 인버터에서 계통으로 주입되는 전류의 고조파를 저감하기 위해 사용되는 LCL 필터의 설계 방법을 제안하였다. 첫째, 3상 PWM 인버터의 출력 전류의 리플을 해석하여 인버터 출력 전압과 리플 전류와의 관계를 규명하고, 인버터 측 인덕터의 전류 THD_i , 필터 커패시터와 계통측 인덕터의 전류 RAF , 그리고 계통에 주입되는 전류 THD_g 의 관계를 분석하여 관계식을 도출하였다. 둘째, 이 관계식을 바탕으로 하여 계통에 주입되는 전류의 THD_g 목표치를 만족하는 THD_i 와 RAF 를 선정하여 계통 측 인덕터와 인버터 측 인덕터의 초기 인덕턴스 값을 쉽게 구할 수 있었다. 한편 커패시터의 커패시턴스 값은 커패시터에 유입되는 무효전력을 고려하여 선정하였다. 셋째, 제안한 방법으로 설계한 LCL 필터를 설치한 10 kVA급 시스템에 대한 시뮬레이션 및 실험을 통해 계통에 주입되는 전류 THD 의 설계치와 측정치의 오차가 1%이내임을 확인함으로써 설계 방법의 타당성을 입증하였다.

본 연구는 2009년도 지식경제부의 재원으로 한국 에너지 기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 2009T100200094)

참 고 문 헌

[1] Erika Twining and Donald Grahame Holmes, "Grid current regulation of a three-phase voltage source inverter with an LCL input filter", *IEEE Trans. Power Electron.*, Vol. 18, No. 3, 2003, May.

- [2] Karshenas H.R. and Saghaei H., "Basic criteria in designing LCL filters for grid-connected converters", *Industrial Electronics, 2006 IEEE International Symposium*, Vol. 3, pp. 1996-2000, 2006, 9-13 July.
- [3] Yongqiang Lang, Dianguo Xu, Hadianamrei S.R. and Hongfei Ma, "A Novel design method of LCL type utility interface for three-phase voltage source rectifier", in *Proc. IEEE-PESC '05 36th*, pp. 313-317, 2005, June.
- [4] Wang T.C.Y., Zhihong Ye, Gautam Sinha and Xiaoming Yuan, "Output filter design for a grid-interconnected three-phase inverter", in *Proc. IEEE-PESC '03 34th*, Vol. 2, pp. 779-784, 2003, 15-19 June.
- [5] M. Tavakoli Bina. and E. Pashajavid, "An efficient procedure to design passive LCL-filters for active power filters", *Electric Power Systems Research* 79, pp. 606-614, 2009.
- [6] Marco Liserre, Frede Blaabjerg and Steffan Hansen, "Design and control of an LCL-filter-based three-phase active rectifier", *IEEE Trans. Ind. Applicat.*, Vol. 41, pp. 1281 - 1291, 2005, May.
- [7] Ned Mohan, Tore M. Undeland, William P. Robbins, *Power Electronics : Converters, Applications, and Design*, 3/E, John Wiley & Sons.
- [8] D. Grahame Holmes and Thomas A. Lipo, *Pulse Width Modulation for Power Converters: Principles and Practice*, 1/E, Wiley-IEEE Press.
- [9] Marco Liserre, Frede Blaabjerg and Antonio Dell'aquila, "Step-by-step design procedure for a grid-connected three-phase PWM voltage source converter", *International Journal of Electronics*, Vol. 91, No. 8, pp. 445 - 460, 2004, Aug.
- [10] 노재석, 최재호, "교류입력측 LCL 필터 구조 전압형 PWM 컨버터의 설계", *전력전자학회 논문지*, 제7권, 제5호, pp. 490-498, 2002.

저 자 소 개

박종형(朴鍾炯)

1979년 4월 3일생. 2006년 영남대 전기공학 학과 졸업. 2008년 경북대 대학원 전기공학 학과 졸업(석사). 2010년 현재 동 대학원 전자전기컴퓨터학부 박사과정 재학.

지민훈(池民訓)

1982년 7월 19일생. 2008년 경북대 전자전기컴퓨터학부 졸업. 2010년 동 대학원 전자전기컴퓨터학부 졸업. 2010년~현재 (주)LS산전 자동화제품연구소 연구원.

김흥근(金興根)

1956년 4월 24일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공학박). 1990년~1991년 미국 Univ. of Wisconsin-Madison 방문연구교수. 2006년~2007년 미국 Michigan State University 방문연구교수. 현재 경북대 IT대학 전기공학과 교수. 당 학회 경상지부장.

전태원(全泰園)

1959년 1월 30일생. 1981년 부산대 전기공학과 졸업. 1983년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공학박). 2005년~2006년 버지니아공대 방문교수. 현재 울산대 전기전자정보 시스템공학부 교수. 당 학회 부회장.

노의철(魯義哲)

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학박). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 학술이사.