DC링크 스위치를 갖는 단상 5레벨 인버터

崔榮泰^{*}, 宣昊東^{**}, 朴敏映^{***}, 金興根[†], 全泰園^{****}, 魯義哲^{*****}

Single Phase 5-level Inverter with DC-link Switches

Young-Tae Choi, Ho-Dong Sun, Min-Young Park, Heung-Geun Kim,
Tea-Won Chun, and Eui-Cheol Nho

요 약

본 논문에서는 기존의 멀티레벨 인버터와는 달리 DC링크단에 스위치를 설치함으로써 성능을 향상시킨 새로운 형태의 H-브리지 멀티레벨 인버터를 제안한다. 제안된 방식은 계통 연계형 단상 멀티레벨 인버터로서 기존의 단상 인버터에 비하여 출력 전압 파형이 정현파에 가깝고, 고압 대용량 시스템용 멀티레벨 인버터로의 확장도 용이할 뿐만 아니라 직렬연결을 통하여 간단히 전압레벨을 확장할 수 있다는 장점을 갖는다. 동일한 5레벨의 경우 기존의 H-브리지 직렬형이나 NPC형 멀티레벨 인버터는 가제어 스위치가 8개 사용되는 반면에 제안한 멀티레벨 인버터는 가제어 스위치가 6개 사용되기 때문에 회로 구성이 간단하여 신뢰도가 높고 경제적인 구현이 가능하고 스위칭 손실이 줄어서 효율이 향상되는 특징이 있다. POD 변조기법을 기반으로 하여 반송파 신호 하나만을 사용하는 새로운 PWM 방법을 제시하였으며 DC링크 커패시터 전압의 균형을 위한 스위칭 시퀀스에 대해서도 검토하였다. 제안된 토폴로지의 타당성을 시뮬레이션과 실험을 통하여 확인하였다.

ABSTRACT

This paper proposed a new multi-level inverter topology based on a H-bridge with two switches and two diodes connected to the DC-link. The output voltage of the proposed topology is quite closer to a sinusoidal waveform compared with a typical single phase inverter. The proposed multi-level inverter is applicable to a power conditioning system for renewable energy sources, and it can be also used as a building block of a cascaded multi-level inverter for a high voltage application. In case of conventional H-bridge type or NPC type multi-level inverter, 8 controllable switches are used to obtain a 5 level output voltage, but the proposed multi-level inverter requires only 6 controllable switches. Thus the circuit configuration is quite simple, reliable and cost-effective implementation is possible. The efficiency can be improved owing to the reduction of the switching loss. A new PWM method based on POD modulation is suggested which requires only one carrier signal. The switching sequence to make the capacitor voltage balanced is also considered. The feasibility is studied through simulation and experiment.

Key Words : Multi-level inverter, Power conditioning system, Renewable energy sources, PWM strategy, Voltage balancing

1. 서 론

신재생 에너지원의 계통연계가 증가함에 따라 계통 연계형 PWM 인버터 시스템이 지속적으로 널리 사용되고 있다^[1-2]. 계통연계형 인버터의 경우 역률은 항상 단위역률로 제어되어야 하고, 한전의 고조파 전류기준에 부합되는 출력전류 등의 요구조건을 만족시켜야 한

[†]교신저자 : 정회원, 경북대 IT대학 전기공학과 교수

E-mail : kimhg@mail.knu.ac.kr

^{*}정회원, 영진전문대학 신재생에너지전기계열 부교수

^{**}학생회원, 경북대 대학원 전자전기컴퓨터학부 석사과정

^{***}학생회원, (주)LG전자 AC제어연구소 연구원

^{****}정회원, 울산대 전기전자정보시스템공학부 교수

^{*****}정회원, 부경대 전기공학과 교수

접수일자 : 2011. 1. 10

1차 심사 : 2011. 2. 23

심사완료 : 2011. 3. 30

그림 1 기존의 멀티레벨 인버터 토폴로지
Fig. 1 Conventional multi-level inverter topology

다. 일반적으로 2레벨 전압형 인버터가 사용되고 있고, 정현파에 가까운 출력 전압을 발생시키기 위하여 고주파의 스위칭이 필요하다.

멀티레벨 인버터는 고압용 교류전동기 구동, 무효 전력보상 등을 위하여 개발되었다. 기본적으로 DC링크 전압 레벨의 조합으로 출력전압을 만든다. 전압의 레벨이 증가할수록, 출력전압은 더 많은 스텝을 갖게 되고 출력전류는 더 낮은 총고조파 왜율(THD, Total Harmonic Distortion)을 갖는다. 또한 멀티레벨 인버터는 기존의 2레벨 인버터와 비교하여 더 낮은 스위칭 주파수로 동일한 출력 전압 THD를 갖는 장점이 있다. 따라서 스위칭 손실을 감소시키고, 효율을 증가시킨다^[3-5].

지금까지 다양한 멀티레벨 인버터 토폴로지가 제시되었지만, 일반적으로 그림 1과 같이 NPC형(Neutral Point Clamped type), FC형(Flying Capacitor type), H-브리지 직렬형(H-bridge cascade type)으로 대별된다^[6-10].

그림 2 제안한 단상 멀티레벨 인버터의 토폴로지
Fig. 2 Proposed single-phase multi-level inverter topology

본 논문에서는 직렬 연결된 2개의 커패시터로 구성되는 DC링크단, 상단부 커패시터에 병렬 접속된 스위칭 소자와 다이오드, 하단부 커패시터에 병렬 접속된 스위칭 소자와 다이오드, 상기 각각의 스위칭 소자와 다이오드의 연결점에 접속되는 H-브리지 인버터를 포함하여 성능을 향상시킨 새로운 형태의 H-브리지 멀티레벨 인버터를 제안하였다. 제안한 인버터는 단상 NPC형 멀티레벨 인버터에 비해 전력소자의 개수를 4개 줄임으로써 구성이 간단하여 신뢰도가 높고 경제적인 구현이 가능하고 스위칭 손실이 줄어서 효율이 향상되는 특징이 있다. 제안한 PWM 스위칭 패턴은 H-브리지 셀의 스위칭 소자가 기준파의 한주기(출력 전압의 기본파 한주기)에 한번 스위칭을 하기 때문에 데드타임의 영향으로부터 자유롭다. 또한 제안한 PWM 기법은 6개의 스위치에 대한 PWM 신호를 발생시키기 위하여 1개의 반송파를 사용하므로 매우 간단하다. 또한 DC링크 커패시터의 전압 불균형을 고려한 스위칭 시퀀스를 제안하였다. 마지막으로 제안한 인버터의 우수한 특성을 계통 연계형 단상 전압형 멀티레벨 인버터에 적용하여 시뮬레이션과 실험으로 확인하였다.

2. 제안한 멀티레벨 인버터의 구성

2.1 제안한 멀티레벨 인버터의 구조

그림 2는 제안한 멀티레벨 인버터의 토폴로지를 나타낸다. 멀티레벨 인버터는 H-브리지 인버터와 DC링크단과 직렬로 연결된 2개의 능동 스위치, 그리고 DC링크단과 교차하여 연결되는 2개의 다이오드로 구성된다. DC링크 커패시터의 중성점은 직렬로 연결된 2개의 다이오드의 중간점에 연결된다.

DC링크 스위치의 스위칭 전압은 $V_{DC}/2$ 이고, 스위칭 주파수는 반송 신호의 주파수와 같다. 반면에 H-브리지 스위치의 스위칭 전압은 V_{DC} 이고, 기준파 신호의 한 사이클 동안 한번 스위칭한다.

표 1 한 셀당 필요한 스위칭소자의 수와 손실 비교
Table 1 A comparison of required switching elements and loss per cell

소자수 형태	능동소자	수동소자	도통 소자	스위칭 소자
NPC형 멀티레벨 인버터	8	4	4	2
제한한 멀티레벨 인버터	6	2	4	1

따라서 DC링크 스위치(T_1 , T_2)와 H-브리지 스위치(S_1 , S_2 , S_3 , S_4)는 인버터 시스템의 정격 용량에 따라 비용을 줄이기 위하여 전략적으로 선택하여 사용할 수 있다. 예를 들면, 소용량 시스템에서는 DC링크 스위치와 H-브리지 스위치에 MOSFET와 IGBT의 조합을 각각 사용할 수 있고, 대용량 시스템에서는 IGBT와 GTO의 조합이 적절하다.

표 1은 5레벨을 기준으로 할 때, 제한한 인버터(그림 2)와 기존의 단상 NPC형 멀티레벨 인버터(그림 1(a))에 필요한 스위칭 소자의 수와 도통 소자의 수, 그리고 매 스위칭 주기마다 스위칭 되는 소자의 수를 비교한 것이다.

전류정격은 NPC형과 같고 도통소자의 수도 같으므로 도통손실은 같다. DC링크 스위치의 전압정격은 NPC형과 같은 반면에 H-브리지 스위치의 전압정격은 제한한 멀티레벨 인버터의 경우 NPC형에 비해 2배인 단점을 갖지만 기본과 한주기에 한번 스위칭되므로 스위칭 속도가 느린 소자를 사용할 수 있다. 또한 제한한 인버터가 NPC형 인버터보다 스위칭 소자가 적게 사용될 뿐만 아니라, 전압 레벨이 바뀔 때 상태가 변하는 스위칭 소자의 수가 NPC형인 경우 2개인 반면에 제한한 멀티레벨 인버터는 1개이므로 스위칭 손실이 적음을 예상할 수 있다.

2.2 제한한 멀티레벨 인버터의 동작 원리

제한한 인버터의 출력 전압은 스위치의 상태에 따라 V_{DC} , $V_{DC}/2$, 0, $-V_{DC}/2$, $-V_{DC}$ 의 5레벨을 갖는다. 5레벨 PWM 인버터에서 각 전압 레벨에 따른 동작 모드의 범위를 정하기 위하여 기준파(v_{ref})의 순시 크기와 진폭과 주파수가 일정한 삼각파인 반송파의 최대값(V_c)을 비교한다. 이 비교를 통하여 제한한 멀티레벨 인버터의 동작은 다음 표2와 같이 4가지의 동작모드로 나눌 수 있으며, 각 모드는 2가지의 전압레벨을 출력한다.

표 2 동작모드별 기준전압과 출력전압
Table 2 Reference voltage and output voltage according to the operating mode

동작모드	기준 전압 범위	출력전압
모드1	$V_c \leq v_{ref} < 2V_c$	$V_{DC}/2$ or V_{DC}
모드2	$0 \leq v_{ref} < V_c$	0 or $V_{DC}/2$
모드3	$-V_c \leq v_{ref} < 0$	$-V_{DC}/2$ or 0
모드4	$-2V_c \leq v_{ref} < -V_c$	$-V_{DC}$ or $-V_{DC}/2$

표 3 스위칭 상태와 출력 전압
Table 3 Switching states and output voltage

스위칭상태 출력전압	S_1	S_2	S_3	S_4	T_1	T_2
V_{DC}	ON	OFF	OFF	ON	ON	ON
$V_{DC}/2$	ON	OFF	OFF	ON	OFF	ON
	ON	OFF	OFF	ON	ON	OFF
0	ON	OFF	OFF	ON	OFF	OFF
	OFF	ON	ON	OFF	OFF	OFF
$-V_{DC}/2$	OFF	ON	ON	OFF	OFF	ON
	OFF	ON	ON	OFF	ON	OFF
$-V_{DC}$	OFF	ON	ON	OFF	ON	ON

표 3은 멀티레벨 인버터의 스위칭 상태에 따른 출력 전압의 레벨을 보여준다.

2.3 멀티레벨 인버터의 PWM 발생 방법

N레벨의 NPC 멀티레벨 인버터에는 N-1개의 동일한 주파수와 크기를 갖는 반송파가 필요하다. 이 반송파들은 $+V_{DC}$ 와 $-V_{DC}$ 의 범위 내에 배열된다. 단상 정현 기준파 신호는 인버터의 출력 전압을 결정하기 위하여 각각의 반송파와 비교된다. PWM 방식에서 반송파의 배열 방법은 크게 3가지로 분류한다^[11-14].

1) 위상 배열법(PD : Phase Disposition), 모든 반송파를 동상으로 배열한다.

2) 교대 위상 반전 배열법(APOD : Alternative Phase Opposition Disposition), 각각의 반송파는 그것과 인접한 다른 반송파와 180도의 위상차를 갖는다.

3) 위상 반전 배열법(POD : Phase Opposition Disposition), 영전압을 기준으로 영보다 작은 반송파들은 영보다 큰 반송파들과 180도의 위상차를 갖는다.

그림 3은 PD변조, APOD변조 그리고 POD변조 기법을 위한 반송파와 기준파 신호의 배열을 나타낸다.

POD변조 기법과 같은 특성을 가지면서 하나의 반

그림 3 반송파와 기준파 신호의 배열

- (a) PD 변조기법
- (b) APOD 변조기법
- (c) POD 변조기법

Fig. 3 Carrier and Reference waveform arrangements

- (a) Phase disposition(PD)
- (b) Alternative phase opposition disposition(APOD)
- (c) Phase opposition disposition(POD)

송파로 PWM신호를 발생하는 새로운 PWM 방법을 그림 4에 나타내었다. 우선 H-브리지 스위치는 기준파가 영보다 크면 스위치 S_1 과 S_4 가 턴-온이 되고, 기준파가 영보다 작으면 스위치 S_2 와 S_3 가 턴-온이 된다. 그러므로 H-브리지의 스위치는 기준파의 한 주기 동안 단 한번 턴-온과 턴-오프 한다. 다음 DC링크 스위치(T_1 , T_2)는 기준신호의 순시 크기에 따라 반송파와 직접 비교하든지 또는 V_c 만큼 빼주어 반송파와 비교한다. 기준신호가 음이면 뒤집은 신호를 사용하여 반송파와 비교한다. 이를 모드별로 구분하여 설명하면 다음과 같다.

- **모드1** : v_{ref} 에 V_c 만큼 빼주어 반송파와 비교하여 $v_{ref} - V_c > v_{carrier}$ 일 때는 T_1 과 T_2 를 동시에 턴-온시키고, $v_{ref} - V_c < v_{carrier}$ 일 때는 T_1 또는 T_2 를 교대로 턴-오프시킨다.
- **모드2** : v_{ref} 를 반송파와 직접 비교하여 $v_{ref} > v_{carrier}$ 일 때는 T_1 또는 T_2 를 교대로 턴-온시키고, $v_{ref} < v_{carrier}$ 일 때는 온 상태인 스위치를 턴-오프시킨다.
- **모드3** : $-v_{ref}$ 를 반송파와 직접 비교하여

그림 4 하나의 반송파 신호와 POD기법을 적용한 PWM 방법
Fig. 4 PWM method based on POD with single carrier signal

$-v_{ref} > v_{carrier}$ 일 때는 T_1 또는 T_2 를 교대로 턴-온시키고, $-v_{ref} < v_{carrier}$ 일 때는 온 상태인 스위치를 턴-오프시킨다.

• **모드4** : $-v_{ref}$ 에 V_c 만큼 빼주어 반송파와 비교하여 $-v_{ref} - V_c > v_{carrier}$ 일 때는 T_1 과 T_2 를 동시에 턴-온시키고, $-v_{ref} - V_c < v_{carrier}$ 일 때는 T_1 또는 T_2 를 교대로 턴-오프시킨다.

이러한 PWM 방법은 DC링크 스위치 T_1 과 T_2 의 스위칭 신호에 데드타임을 둘 필요가 없으며, H-브리지 스위치가 기준파의 한주기에 한번 스위칭을 하기 때문에 데드타임에 의한 출력전압의 왜곡이 발생하지 않는 장점이 있다.

그리고 제안한 PWM 방법은 6개의 스위치에 대한 PWM 신호를 발생시키기 위하여 1개의 반송파를 사용하므로 매우 간단하다.

2.4 DC링크 커패시터의 전압 균형 기법

멀티레벨 인버터의 중요한 이슈 중 하나는 DC링크 커패시터의 전압 균형 문제이다. 커패시터 C_1 과 C_2 의 전압은 $V_{DC}/2$ 로 동일하게 균형을 이루어야 한다. 중성점의 이동이 없는 이상적인 상태에서는 커패시터 C_1 과 C_2 의 전압은 $V_{DC}/2$ 로 같다. 그러나 실제로는 C_1 과 C_2 의 충전과 방전에 의해 중성점의 전압이 계속해서 변한다. 커패시터 전압이 균형이 되지 않으면, 출력 전압은 비대칭이 되고, 그 결과로 출력 전류의 총고조배율

그림 5 양의 반주기 동안 제안한 인버터의 스위칭 상태
Fig. 5 Switching states of the proposed inverter in positive half period

이 커진다.

이러한 문제를 해결하기 위하여 그림 5의 스위칭 상태를 적절히 선택해야 한다. 한 개의 DC링크 스위치만 턴-온되면 출력전압은 $V_{DC}/2$ 가 되는데 DC링크 커패시터의 전압 균형을 위하여 모드 2에서는 DC링크 스위치(T_1 , T_2)를 교대로 턴-온시키고 모드 1에서는 교대로 턴-오프시킨다. 따라서 모드 1의 경우 스위칭 시퀀스는 (b)-(d)-(c)-(d)이고, 모드 2의 경우 스위칭 시퀀스는 (a)-(b)-(a)-(c)이다.

3. 시뮬레이션

그림 6은 계통 연계형 단상 인버터 시스템의 블록도를 나타낸다. 전류 제어는 정지좌표계 PI제어기를 사용하였으며, 계통과 인버터의 출력 사이에 L필터를 설치하였다. 계통주입 전류 지령은 식 (1)과 같이 계산할 수 있으며, 계통주입 전류 지령 미분보상 성분은 식 (2)와 같다.

$$i_L^* = I_d^* \sin\theta + I_q^* \cos\theta \quad (1)$$

$$L \frac{di_L^*}{dt} = \omega L (I_d^* \cos\omega t - I_q^* \sin\omega t) \quad (2)$$

그림 6 인버터 시스템의 블록도

Fig. 6 Block diagram of inverter system

표 4 인버터 시스템의 정격 및 파라미터
Table 4 Rating and parameter of the inverter system

정격출력	3 kVA	직류링크전압	400 V
계통전압	220 V _{rms}	선 전 류	13.6 A _{rms}
DC링크 커패시터	1000 uF	L 필터	2 mH
계통주파수	60 Hz	스위칭주파수	10 kHz
K_p	4.417	K_i	1286.833

(a) 모드1

(b) 모드2

(c) 모드3

(d) 모드4

그림 7 PWM 신호와 출력 전압 파형

Fig. 7 Waveforms of PWM signal and output voltage

표 4는 시뮬레이션과 실험에 사용된 인버터 시스템의 정격 및 파라미터 값을 나타낸 것이다.

그림 7은 PWM 방식 중 POD 변조 기법인 경우 각 모드별로 나타낸 T_1 , T_2 그리고 S_1 의 PWM 신호와 출력전압 파형이다. 그림 (a)는 모드 1에서의 PWM 신호와 출력전압 파형을 나타낸다. S_1 은 턴-온이 되어 있는 상태에서 T_1 과 T_2 가 동시에 턴-온 일 때는 출력전압이 V_{DC} 이고, T_1 과 T_2 가 교대로 턴-오프가 되면 출력전압이 $V_{DC}/2$ 가 나타남을 알 수 있다. 그림 (b)는 모드 2에서의 PWM 신호와 출력 전압 파형을 나타낸다. S_1 은 턴-온이 되어 있는 상태에서 T_1 과 T_2 가 동시에 턴-오프 일 때는 출력 전압이 0이고, T_1 과 T_2 가 교대로 턴-온이 되면 출력 전압이 $V_{DC}/2$ 가 나타남을 볼 수 있다. 그림 (c)와 (d)는 모드 3과 모드 4에서의 PWM 신호와 출력전압 파형을 나타낸다. S_1 이 턴-오

(a) DC 링크 커패시터 전압 파형

(b) 인버터 출력전압 파형

(c) 인버터 출력전류 파형

그림 8 DC링크 전압균형을 고려하지 않은 경우의 파형
Fig. 8 Waveforms without considering DC-link voltage balancing

프 되어 있는 상태만 다르고 출력 전압이 발생하는 과정들은 모드 1과 모드 2의 과정과 동일하다.

그림 8은 커패시터 C_1 과 C_2 의 충전과 방전을 고려하지 않았을 경우의 C_1 과 C_2 의 전압파형과 출력전압, 출력전류의 파형이다. 그림 8의 (a)는 C_1 과 C_2 의 전압파형을 나타낸다. 한쪽 커패시터의 전압은 V_{DC} 로 충전되고 다른 쪽 커패시터의 전압은 영으로 방전하게 되어 커패시터의 전압은 불균형해진다. 이러한 커패시터 전압의 불균형은 그림 (b)와 같은 출력전압을 발생시키고, 그림 (c)와 같이 출력전류에는 고조파 성분이 많이 포함된다.

그림 9는 C_1 과 C_2 의 충전과 방전을 고려하여 기준과 주기마다 T_1 과 T_2 를 교대로 스위칭 하였을 때의 C_1 과 C_2 의 전압파형과 출력전압, 출력전류의 파형이다. 그림 9의 (a)를 보면 C_1 과 C_2 의 전압이 $V_{DC}/2$ 로 균형을 이룬 하지만, 약 20 [V]의 진폭으로 진동하는 것을 알 수 있다. 이러한 큰 폭의 진동으로 출력전압은 비대칭이 되고 출력 전류에도 영향을 끼쳐 고조파 성분을 많이 포함하게 된다.

그림 10은 본 논문에서 제안한 방법인 C_1 과 C_2 의 충전과 방전을 고려하여 스위칭 주기마다 T_1 과 T_2 를

(a) DC 링크 커패시터 전압 파형

(b) 인버터 출력전압 파형

(c) 인버터 출력전류 파형

그림 9 기준과 주기 교대 스위칭 기법 적용시 파형
Fig. 9 Waveforms with alternating switching of reference signal period

(a) DC 링크 커패시터 전압 파형

(b) 인버터 출력전압 파형

(c) 인버터 출력전류 파형

그림 10 반송파주기 교대 스위칭 기법 적용시 파형
Fig. 10 Waveforms with alternating switching of carrier signal period

교대로 스위칭하였을 때의 C_1 과 C_2 의 전압 파형과 출력전압, 출력전류의 파형이다. 그림 10의 (a)를 보면

그림 11 출력전압 FFT 분석

Fig. 11 FFT analysis of output voltage

C_1 과 C_2 의 전압이 1 [V]이내의 오차로 $V_{DC}/2$ 로 균형을 이루고, (b)와 같이 출력전압이 대칭을 이루고 있으며, 출력 전류 또한 가장 정현파에 가깝게 된다.

그림 11의 (a)는 PD 변조 기법, 그림 (b)는 APD 변조 기법, 그림 (c)는 POD 변조 기법을 적용한 경우 출력 전압의 FFT 분석 결과들이다. PD 변조 기법이나 APD 변조 기법의 경우 기본파와 스위칭 주파수 사이의 저주파수 대역에도 고조파 성분이 나타나는 반면에 POD 변조 기법의 경우에는 저주파수 대역에는 고조파가 발생되지 않고 스위칭 주파수 대역과 이의 정수배 주파수 대역에만 고조파가 나타나므로 출력단에 필터 인덕터만 설치하여도 전류의 THD를 낮게 유지할 수 있다. 또한 출력전압의 THD도 POD 변조 기법의 경우 3.7%로 가장 낮다.

제안한 멀티레벨 인버터의 모듈을 둘 이상 직렬로 연결하면 레벨 수를 임의로 증가시킬 수 있다. 그림 12는 모듈 2개를 직렬 연결하였을 때의 출력 파형으로 9레벨의 출력전압을 얻을 수 있다.

4. 실험

시뮬레이션 결과를 바탕으로 실험을 수행하였다. 실

그림 12 9-레벨 인버터 출력 전압과 전류 파형

Fig. 12 Output voltage and current waveforms of 9-level inverter

그림 13 단상 인버터 시스템

Fig. 13 Single phase inverter system

그림 14 PWM 신호와 출력 전압 파형

Fig. 14 Waveforms of PWM signal and output voltage

(a) PD 변조 기법

(b) APOD 변조 기법

(c) POD 변조 기법

그림 15 출력전압 FFT 분석

(x축 : 5kHz/div., y축 : 20V/div.)

Fig. 15 FFT analysis of output voltage

(a) DC링크 전압(V_{DC}) (b) 커패시터 C_1 , C_2 의 전압(V_{C1} , V_{C2})

그림 16 DC링크 커패시터 전압 균형 파형

Fig. 16 Voltage balancing waveform of DC link capacitor

험에 사용된 시스템의 정격과 파라미터는 시뮬레이션에 사용한 시스템의 정격과 파라미터와 동일하다. 실험을 위한 구성은 그림 13과 같다.

그림 14는 PWM 방식 중 POD 변조 기법을 적용한 경우 각 모드 별로 나타낸 T_1 , T_2 그리고 S_1 의 PWM 신호와 출력전압 파형이다. 시뮬레이션 결과와 동일함을 알 수 있다.

그림 15는 각각의 변조 기법을 적용한 경우 출력 전

(a) 출력전압

(b) 출력전류

그림 17 인버터 출력 전압과 전류 파형

Fig. 17 Output voltage and current waveforms of inverter

압을 FFT분석하여 비교한 것이다. (a), (b), (c)는 각각 PD, APOD, POD 변조기법을 적용한 출력전압의 FFT 분석결과를 나타낸다. 시뮬레이션 결과와 동일하게 POD변조 기법이 가장 우수함을 볼 수 있다.

그림 16은 DC링크 전압 균형 제어의 특성 파형을 나타낸다. 그림 16의 (a)는 DC링크 전압인 V_{DC} 를 나타내고, (b)는 DC링크단을 구성하는 커패시터 C_1 , C_2 의 전압(V_{C1} , V_{C2})이 $V_{DC}/2$ 로 일정하게 제어되고 있는 것을 보여준다. DC링크 전압은 400[V]이고, 커패시터 C_1 , C_2 의 전압은 각각 200[V]로 제어되고 있는 것을 볼 수 있다.

그림 17은 인버터의 출력 전압과 출력 전류 파형을 나타낸다. 그림 (a)는 출력전압의 파형이다. 5레벨의 출력이 나타나는 것을 볼 수 있다. 그림 (b)는 인버터의 출력 전류 파형이다. 실험 출력파형 역시 시뮬레이션을 수행한 결과와 일치함을 볼 수 있다.

5. 결 론

본 논문에서는 직렬 연결된 2개의 커패시터로 구성되는 DC링크단, 상단부 커패시터에 병렬 접속된 스위칭 소자와 다이오드, 하단부 커패시터에 병렬 접속된 다이오드와 스위칭 소자, 상기 각각의 스위칭 소자와 다이오드의 연결점에 접속되는 H-브리지 인버터를 포함하여 성능을 향상시킨 새로운 형태의 H-브리지 멀티레벨 인버터를 제안하였다.

기존의 멀티레벨 인버터는 NPC형, FC형, H-브리지

직렬형으로 나눌 수 있는데 고압대용량으로의 확장성이 가장 뛰어난 것은 H-브리지 직렬형이다. 본 논문에서는 기존의 H-브리지 직렬형 멀티레벨 인버터보다 성능이 향상된 토폴로지를 제안하였다.

제안한 멀티레벨 인버터에서 H-브리지 회로를 구성하는 전력용 반도체 스위칭 소자는 교류출력을 위한 극성변환의 기능만 담당하고, DC링크단에 사용되는 전력용 반도체 스위칭 소자는 적절한 스위칭에 의해 H-브리지 인버터 출력전압이 5레벨이 되도록 한다. H-브리지 인버터를 구성하는 스위칭 소자는 출력전압의 기본파 주파수에 동기 되어 스위칭되므로 데드타임 효과에 의한 전압왜곡 현상이 없으며 스위칭손실 또한 매우 작다.

그리고 하나의 반송신호로 기본 셀을 구성하는 6개의 스위칭소자 각각에 대한 PWM신호를 모두 발생시킬 수가 있어서 제어회로의 구성도 매우 용이하다.

제안한 멀티레벨 인버터는 기존의 멀티레벨 인버터보다 스위칭소자의 개수를 25% 감소시킴으로써 시스템의 신뢰도가 매우 높고 제작비용 또한 저렴한 장점을 갖는다.

기본 셀 단위로 모듈화 제작이 가능하고 이 모듈을 기반으로 직렬형으로 구성함으로써 레벨 수를 확장하는 것이 용이할 뿐만 아니라 3상 멀티레벨 인버터의 구성도 가능하므로, 용량 확장에 매우 유연하게 대응할 수 있으며, 시스템의 운전 중 일부 모듈에 고장이 발생하더라도 고장 난 모듈을 바이패스 시켜서 연속적인 운전이 가능하여 시스템의 신뢰성을 향상시킬 수 있다.

본 연구는 2010년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No.2010T100100465)

참 고 문 헌

- [1] G. Grandi, C. Rossi, D. Ostojic, D. Casadei, "A New Multi level Conversion Structure for Grid-Connected PV Applications", IEEE Trans. Industrial Electronics, Vol. 56, pp 4416-4426, Nov 2009.
- [2] N. A. Rahim, Saad Mekhilef, "Implementation of Three- Phase grid Connected Inverter for Photovoltaic Solar Power Generation System", Proceedings IEEE. PowerCon 2002. Vol 1, pp. 570-573., Oct 2002.
- [3] O. Lopez, R. Teodorescu, J. Doval-Gandoy, "Multi level transformerless topologies for single-phase grid-connected converters", IEEE. IECON 2006, pp. 5191-5196, 2006.
- [4] Tae-Jin Kim, Dae-Wook Kang, Yo-Han Lee and Dong-Seok Hyun, "The analysis of conduction and switching losses in multi-level inverter system", PESC. 2001 IEEE Vol. 3, pp. 1363-1368, 2001.
- [5] D.A.B. Zambra, C. Rech, J.R. Pinheiro, "Comparison of Neutral-Point-Clamped, Symmetrical, and Hybrid Asymmetrical Multilevel Inverters", IEEE Trans. Industrial Electronics, Vol. 57, pp. 2297-2306, July 2010.
- [6] 정재현, 송웅협, 노의철, 김인동, 김홍근, 전태원, 유동욱, "다이오드 클램프형 3-레벨 IGBT 인버터용 과전압 방지 스너버", 전력전자학회 논문지, 제14권 제6호 2009.12, pp. 514-521
- [7] 박영민, 유한승, 이현원, 정명길, 이세현, "H-브리지 멀티레벨 인버터의 전압 지연 해석 및 전류 제어 보상", 전력전자학회 논문지, 제15권 제1호 2010.2, pp. 43-51
- [8] A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", IEEE Trans. On Industry Applications, Vol. 17, pp. 518 - 523, 1981.
- [9] E. Villanueva, P. Correa, M. Pacas, "Control of a Single-Phase Cascaded H-Bridge Multilevel Inverter for Grid-Connected Photovoltaic Systems", IEEE Trans. Industrial Electronics, Vol. 56, pp. 4399-4406, 2009.
- [10] Y. Liang, C.O. Nwankpa, "A power-line conditioner based on flying-capacitor multilevel voltage source converter with phase-shift SPWM", IEEE Trans. Industrial Electronics, Vol. 36, pp. 965-971, 2000.
- [11] M. Calais, "Analysis of multicarrier PWM methods for a single-phase five level inverter", PESC. 2001 IEEE, Vol. 3, pp. 1351-1356. 2001.
- [12] B.P. McGrath, "Multicarrier PWM strategies for multilevel inverters", IEEE Trans. Industrial Electronics, Vol. 49, pp. 858-867. 2002.
- [13] G. Carrara, S. Gardella, M. Marchesoni, R. Salutati, and G. Sciotto, "A new multilevel PWM method: A theoretical analysis", IEEE Trans. Power Electron., vol. 7, pp. 497-505, July 1992.
- [14] 전태원, 이홍희, 김홍근, 노의철, "FPGA기반 멀티레벨 인버터의 다중 반송신호 PWM 기법 구현", 전력전자학회 논문지, 제15권 제4호, 2010. 8, pp. 288-295

저 자 소 개

최영태(朴鍾炯)

1950년 12월 26일생. 1974년 서울대 공업교육과 졸업. 1998년 경북대 대학원 전기공학과 졸업(석사). 1998년~현재 동 대학원 전기공학과 박사과정. 1993~현재 영진전문대학 신재생에너지전기계열 부교수.

선호동(宣昊東)

1984년 4월 10일생. 2010년 경북대 전자전기컴퓨터학부 졸업. 2010년~현재 동 대학원 전기공학과 석사과정.

박민영(朴敏映)

1983년 9월 11일생. 2009년 경북대 전자전기컴퓨터학부 졸업. 2011년 동 대학원 전기공학과 졸업(석사). 2011년~현재 (주)LG 전자 AC제어연구소 연구원.

김흥근(金興根)

1956년 4월 24일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공박). 1990년~1991년 미국 Univ. of Wisconsin-Madison 방문교수. 2006년~2007년 미국 Michigan State University 방문교수. 경북대 IT대학 전기공학과 교수. 당 학회 감사 및 경상지부장.

전태원(全泰園)

1959년 1월 30일생. 1981년 부산대 전기공학과 졸업. 1983년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공박). 2005년~2006년 버지니아 공대 방문교수. 울산대 전기전자정보 시스템공학부 교수. 당 학회 협력부회장.

노의철(魯義哲)

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공박). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 국문지 편집위원장.