상보형 신호경로 방식의 CMOS 이미지 센서 픽셀의 하드웨어 구현

정진우 · 권보민 · 김지만* · 박주홍 · 박용수** · 이제원 · 송한정[†]

Hardware implementation of a CMOS image sensor pixel using complementary signal path

Jinwoo Jung, Bomin Kwon, Jiman Kim*, Juhong Park, Yongsu Park**,
Jewon Lee, and Hanjung Song[†]

Abstract

In this paper, an analysis of the complementary CMOS active pixel and readout circuit is carried out. Complementary pixel structure which is different from conventional 3TR APS structure consists of photo diode, reset PMOS, several NMOSs and PMOSs sets for complementary signals. Proposed CMOS image sensors pixel has been fabricated using 0.5 standard CMOS process. Measured results show that the output signal range is from 0.8 V to 3.8 V. This output signal range increased 125 % compared to conventional 3TR pixel in the condition of 5 V power supply.

Key Words : CMOS, complementary pixel, photo diode, readout circuit, PMOS reset

1. 서 론

이미지 센서는 휴대전화 카메라나 DSC(digital still camera)등에서 영상을 생성해 내는 영상 촬영 소자 부품을 일컫는 것으로, CMOS 공정은 이미 1970년대 후반부터 우수한 집적도 경쟁력과 경제성 때문에 일반적인 반도체 칩 제조 공정으로 널리 자리 잡고 있었다^[1,2]. 이러한 기반 하에 제조공정의 경제성과 주변 칩들과의 연결상의 용이성 때문에 CMOS 공정을 활용한 이미지 센서가 탄생하게 되었다. CMOS 이미지 센서에서 CMOS란 complementary metal oxide semiconductor의 약어로, 현재 메모리와 컴퓨터 CPU등 반도체 칩의 구현에 사용되며, 전 반도체 칩 구현 방식 중 가장 많이 사용되는 방식이다. CMOS는 PMOS와 NMOS 트랜지스터를 가지고 구현하며, 이를 통해 저 전력을 실현할 수 있다^[3]. CMOS 이미지센서는 이러한 CMOS 기술

을 이용한 화상 정보 감지기이다. 각 수광소자에 CMOS 트랜지스터가 집적되어 있어, 각 수광소자에 받는 빛의 양을 직접 전하로 변환 시켜주며, 각 수광소자에 저장된 전하를 판별기에 의해 직접 그 양을 측정한다. CMOS 이미지 센서에는 능동형과 수동형 두 가지 타입이 있으며, 수동 픽셀 센서는 1960년대 사용된 최초의 이미지 센서로, 감광소자는 광자를 전하로 변환시킨다^[4]. 이 전하는 센서로 전달되어 증폭되어 진다. 이 센서의 문제점은 이미지의 배경 패턴에 따라 나타나는 노이즈가 크다는 점이다. 이 노이즈를 제거하기 위해서는 추가적인 기술들이 요구된다. 반면 능동 픽셀 센서는 수동 픽셀 센서가 가지고 있는 노이즈 문제를 상당히 줄여주는 방식으로, 각 픽셀에 있는 회로는 노이즈 레벨의 수준을 결정하고, 노이즈를 제거한다. 이 기술의 성능은 또 다른 이미지 센서인 CCD 방식에 비견될 만하고, 더 높은 화질과 더 큰 이미지 배열을 가능하게 해 준다. 이미지 센서의 종류를 살펴보면 크게 CCD와 CMOS 방식으로 분류 될수 있으며, 그 종류로는 CCD와 CMOS 방식이 있다. CCD 방식과 CMOS 방식의 대표적인 차이로는 화질, 가격, 전력소모를 들 수 있다^[5]. CCD 방식은 CCD 용 반도체에 특화된 공정을 사용하므로 규모의 경제를 실현할 수 없는 반면,

인제대학교 나노공학부(Nano Systems Engineering, Center for Nano Manufacturing, Inje University School of Nano Engineering, Inje University)
충청대학교 전기전자학부(Department of Electronics, Chung cheong University)

[†]Corresponding author : hjsong@inje.ac.kr

(Received : July 21, 2009, Revised : October 15, 2009

Accepted : November 19, 2009)

Fig. 1. Profile of 3 transistor pixel.

대부분의 반도체를 만드는 CMOS 방식은 수율이 매우 높고, 공정 개선이 용이하며, 동일 기술로 다른 제품을 만들 수 있기 때문에, 규모의 경제를 실현할 수 있어 생산 원가가 CCD 방식에 비해 상당히 저렴하다. 또한 CCD 방식에는 여러 개의 표준이 안 된 전원 공급이 필요하기 때문에 원가가 더 든다. 전력소모의 관점에서 볼 때 CCD 방식은 고전력 소모하는데, CMOS 방식은 전력소모가 매우 적다. 본 논문에서는 CMOS 방식의 장점을 살려 기존에 존재하는 픽셀구조가 아닌 새로운 상보형 픽셀구조에 대한 해석을 실시한다. 픽셀에서 나오는 2개의 신호를 적절히 merge 하기 위한 부가적인 회로를 설계하고 이에 대한 SPICE 모의실험을 실시하여 종래의 Pixel 출력보다 넓은 전압 스윙 특성을 확인 하였다.

2. 상보형 이미지 센서 픽셀 모델링 및 구조해석

이미지 센서에 필수적으로 요구되는 포토다이오드는 외부의 빛의 세기에 따라 전류의 흐름이 결정되는 소자

Fig. 2. Mesh structure of the photo diode example for a device modeling using Medici program.

로써, 외부의 빛을 받아드리는 수광 소자이다^[6,7]. 현재 반도체 설계 툴에 포토다이오드 라이브러리가 제공되지 않으므로 본 논문에서는, 실질적으로 동작하는 포토다이오드의 동작 특성^[8]을 파라미터에 첨가하여, 새로운 심볼을 생성하여 이미지 센서 픽셀에 적용 가능한 포토다이오드 모델을 구현하였다. 회로 시뮬레이션에서 포토다이오드의 수광 특성을 고려하기 위하여 입사광의 세기를 입력 전압으로 고려하고 그 입사광에 의한 광 전류를 VCCS(voltage-controlled current source)로 모델링 하였다. 그러한 포토다이오드의 모델의 주요 파라미터는 기존의 5 V NMOS와 BJT 소자로부터 차용하였다^[10].

Fig 1은 기존의 3TR 픽셀의 단면도를 나타낸 것이다. Fig 2는 메디치를 이용하여 실제 포토 다이오드처럼 검증하기 위한 여러 가지 구조 중 일부의 모습이다.

Fig 3(a)는 소자 분석 시뮬레이션 프로그램인 메디치에서 모사된 N+/P-well 접합 다이오드의 접합 깊이와 역전압이 5 V 인가되었을 때의 공핍 영역을 표시하고 있다. Fig 3(b)는 입사광의 세기와 광 전류 특성을 보여주고 있다. 입사광의 폭을 1 μm 로 설정함으로서

(a) photo diode structure

(b) output current

Fig. 3. Medici simulation results of the photo diode according to the light intensity.

Fig. 4. MEDICI simulation results of 0 V and 5 V bias.

디플트 깊이 $1\ \mu\text{m}$ 을 고려할 때 계산된 광전류는 단위 면적(μm^2)당 입사광의 세기가 $1 \times 10^{-6}\ \text{W}/\text{cm}^2$ 일때 $1.54 \times 10^{-15}\ \text{A}/\mu\text{m}^2$ 로 전류로 계산되었다.

또한, 포토다이오드에 동작 전압이 인가되지 않을 때와 인가되었을 때 빛이 입사되면 어떠한 특성을 나타내는 지 Fig. 4에 나타내었는데 Fig. 4(a)와 (b)는 포토다이오드의 전류흐름, Fig. 4(c)와 (d)는 포토다이오드의 전압 분포를 나타낸 것이다. Fig. 4(a)에서는 포토다이오드가 동작하지 않을 때와 리셋 후 전압이 인가되었을 때 빛이 들어오면 전류의 흐름이 어떻게 되는지 나타낸 것이다. Fig. 4(b)는 포토다이오드가 동작하지 않을 때와 리셋 후 전압이 인가되었을 때의 전압분포를 나타낸 것이다.

3. 상보형 CMOS 이미지 센서 픽셀 해석

Fig 5는 Chen Xu가 처음으로 제안한 상보형 픽셀 이미지 센서의 구조이다⁸⁾. 기존의 3TR 구조와 유사하며, 동작원리 또한 비슷하다. 하지만, 종래의 4TR 또는 3TR의 능동화소구조(APS)의 경우 저 전압에 따라 출력의 동작범위가 감소하며 신호 대 잡음비(S/N)가 저하되고, 잡음전류에 따른 출력전압변동증가 등의 문제점이 있다. 상보형 픽셀 이미지센서는 기존 능동화소구조(APS)에서 발생하는 리셋 NMOS의 문턱전압(VT)에 의존적이지 않고, 동작범위의 한계성을 제거하고, 포토다이오드에 빛이 입사할 때, 저 전압으로 넓은 동작범위 특성을 가질 수 있도록, 리셋 트랜지스터를 NMOS

Fig. 5. Proposed complementary CMOS image sensor pixel circuit.

Fig. 6. Simulation result of the node voltage in the photo diode under low reset voltage.

에서 PMOS로 바꾸어, 화소가 리셋될 때 포토다이오드의 음극단자가 전류전압 VDD가 되도록 한다.^[8] 리셋 PMOS(M0)에 의해 포토다이오드의 전류는 증폭 MOS(M1,M2)를 통하여 2개의 신호가 전압으로 증폭되게 된다. 그 후 각각의 선택 MOS(M3,M4)를 지나 선택된 신호만 출력되게 한다. 추가적으로 실제 이미지 센서 설계 시, 무수히 많은 픽셀이 존재하게 되며 하나의 row에 하나의 인버터 회로를 추가하거나, 또는 어느 영역부분의 픽셀무리에서 하나의 인버터를 이용하여 선택트랜지스터 게이트인 vsel2 과 vsel1에 서로 정반대되는 선택 전압이 들어가도록 설계 할 수 있다. 즉 여기서 인버터의 존재 이유는 두개의 선택 신호를 따로 인가하는 것이 아니라 하나의 입력값으로 두개의 입력 효과를 얻기 위한 것이다. 다시 말하자면 앞서 설명한 Photo V 전압곡선은 각각의 NMOS(M2), PMOS(M1)의 게이트에 인가되고, 증폭되어 선택 MOS(M3,M4)로 전달되게 된다. 픽셀의 출력 전압은 선택 MOS(M3,M4)의 게이트에 인가되는 전압펄스 값에 의해 실제적인 신호가 출력되게 된다.

Fig. 7. Simulation result of the node voltage in the photo diode according to the various light intensity.

상보형 픽셀의 특성해석을 위해서는 포토다이오드의 외부 광량에 따른 모델링이 필요하다. 이러한 이유로 새롭게 설계된 포토다이오드 심볼을 이용하여 빛의 입사량과 리셋 전압에 따른 전압 특선 곡선 (photo V)을 살펴본다. Fig. 6은 제한한 포토다이오드 모델($pdl=5 \times 10^{-6}$, $pdw=3 \times 10^{-6}$)에 $500 \mu W/cm^2$ 의 일정한 빛을 인가하였을 경우 포토다이오드 전압 (photo V) 출력 파형이다. 여기서 pdl은 photo diode length이며, pdw는 photodiode width이다. 리셋 전압 펄스 조건은 Voltage1=0, Voltage2=5, Delay time=1 μs , Rise time= 1 ns, Fall time=1 ns, Pulse width=10 ms, period= 10.01 ms으로 정의하였다. 제한하는 상보형 픽셀 이미지 센서에서는 리셋 트랜지스터가 기존과는 다른 PMOS로 구성되어 있으므로 NMOS와는 반대로 리셋 전압을 인가시켜준다. 리셋 전압이 0 V일 경우 노드에 VDD 값으로 인가되며, 외부의 광원에 의해 서서히 전압이 감소하기 시작한다.

Fig. 7은 리셋 조건을 그대로 하면서 다양한 빛의 세기에서 얻어낸 SPICE 시뮬레이션 결과 모습이다. 마찬가지로 빛의 양이 클수록 전압 강하 곡선이 빨리 일어나는 것을 알 수 있다. 일단 빛의 양은(전압의 크기) 일반적으로 생각할 수 있는 범위인, $100 \mu W/cm^2 \sim 5100 \mu W/cm^2$ 을 로그 스케일로 적당히 10개의 STEP으로 표현하였다. 이 범위는 빛의 세기가 약한 부분을 나타낸 것이라 할 수 있으며, 리셋주기는 10 ms이다. 이미지 센서의 픽셀에 들어오는 실제 빛의 광원의 범위는 매우 넓다. 깜깜한 방처럼 빛이 없을 수도 있으며, 대낮의 매우 밝은 곳처럼 빛의 양이 매우 많이 들어올 수도 있다. 빛이 아주 적거나, 빛의 양이 아주 많을 때, 한 번의 시뮬레이션으로 모든 빛에 대한 표현이 제대로 표시 되지 않는다. 적절한 설계 조건에서의 빛의 세기는, $10 \sim 10000 \mu W/cm^2$ 정도이며, 빛의 세기가 $10 \mu W/cm^2$ 일 때 포토다이오드 전압 (photo V)의 기울기(V/t)는 매우 작으며, 이 기울기를 측정할

Fig. 8. Node voltage of the photo diode in case of the high intensity($10000 \mu\text{W}/\text{cm}^2$).

(a) Image sensor pixel simulation results (Voutn, Voutp)

(b) Merged signal result

Fig. 9. Simulation results of the Voutp and Voutn ($5000 \mu\text{W}/\text{cm}^2$).

수 있는 조건이 되어야 한다. 또한 반대로 빛의 세기가 $10000 \mu\text{W}/\text{cm}^2$ 으로 매우 강할 때 포토다이오드 전압(photo V)의 기울기는 매우 크며, 마찬가지로 이 전압신호에서 몇 번의 신호를 검출할 수 있어야 한다. 위 Fig. 7의 경우는 일반적으로 적당한 빛이 인가한 경우를 생각한 경우이다. 그러므로 빛의 양이 아주 많아 포토다이오드 전압(photo V) 곡선이 매우 빠르게 떨어질 경우에는 리셋전압주기를(위 그림 10 ms임) 짧게 함으로써 빛이 매우 많은 환경에서 충분히 신호를 읽어 낼 수 있도록 한다. 마찬가지로, 빛의 양이 아주 적어 포토다이오드 전압(photo V) 곡선이 매우 느리게 떨어질 경우에는 리셋전압주기를 크게 함으로써 빛이 매우 적은 환경에서도 충분히 신호를 읽어 낼 수 있도록 조절이 필요하다. 결론적으로 외부에서 들어오는 빛의 양에 따라 리셋 전압 펄스의 주기를 조절할

Fig. 10. Conventional 3TR pixel simulation result.

필요성이 있다. 빛의 세기가 약할 경우 포토다이오드 전압(photo V) 전압 곡선이 시간경과에 따라 천천히 떨어지기 때문에 시간적으로 충분히 신호를 읽어낼 수 있는 여유가 있다. 하지만 제일 큰 문제는, 빛의 세기가 아주 강할 경우 짧은 시간동안 포토다이오드 전압(photo V)의 전압 곡선이 빠르게 떨어지게 되며, 이 경우에는 신호를 읽어 낼 수 있는 여유가 적어지게 된다. 따라서 빛의 세기가 $10000 \mu\text{W}/\text{cm}^2$ 에서의 포토다이오드 전압(photo V)의 신호를 적어도 2번 이상 읽어낼 수 있는 조건을 갖추어야 한다.

Fig 8에서의 결과 값은 일반적으로 앞서 설명한 $100 \mu\text{V} \sim 5100 \mu\text{V}$ (reset 주기: 10 ms)범위에서 같이 표현하기에는 충분한 무리가 있다. 상기 그림에서 빛의 세기를 $10000 \mu\text{W}/\text{cm}^2$ (10 mV 인가) 한 경우이며, 한번의 리셋 펄스 주기를 1ms로 한 경우이다. 강한 빛의 경우 이미지 센서가 포화되는 시간이 매우 빠르기 때문에 리셋 주기를 10 ms에서 1 ms로 해야 포토 다이오드의 전압 기울기를 확인 할 수 있다.

Fig 9에 제안하는 이미지 센서 픽셀의 두 출력 voutn과 voutp를 나타내고 있다. Fig. 9(a)에서 보듯이 선택 MOS에 게이트 전압 펄스(vsel1, vsel2)에 의해 원하는 부분의 신호를 각각 검출하게 된다. Fig. 9(b)에서 보듯이 본 논문에서 제안하는 상보형 신호경로 방식의 이미지 센서의 출력의 범위는 $0.8 \sim 4.5 \text{ V}$ 로 나타나고 있다.

포토다이오드에 인가되는 빛 세기가 $500 \mu\text{W}/\text{cm}^2$ 일 경우, 본 논문에서 제안한 상보형 신호경로 이미지 센서 픽셀의 최종 출력 파형의 전압 최대값과 최소값의 범위는 $0.8 \sim 4.5 \text{ V}$ 이며, 종래의 3TR 구조에서의 최종 출력 파형은 $1.35 \sim 3 \text{ V}$ 임을 Fig. 10을 통하여 알 수 있다. 여기에서 종래의 픽셀구조보다 본 논문에서 제안하는 픽셀구조가 같은 빛의 세기에서 보다 큰 전압 스윙(125 % 증가)을 가짐으로써 신호 검출이 용이하며, 보다 큰 전압 스윙 범위를 가진다는 것을 알 수 있다.

Fig. 11. Proposed CMOS image sensor block diagram.

Fig. 12. Proposed low power CMOS image sensor PIXEL layout pattern.

Fig. 13. Source & Follower circuit layout pattern.

Fig. 11에 본 논문에서 제안하는 이미지 센서의 전체 블록도를 나타내고 있다. 제안하는 상보형 화소구조에서 나온 두 개의 신호가 source follower를 지나 전압이 재 조정되고, switching 회로와 comparator를 통해 하나의 신호로 합쳐지며 buffer OP-Amp를 통해 출력 임피던스를 줄이게 된다.

Fig. 12는 제안하는 저전력 CMOS 이미지 센서 픽셀의 패턴이다. 저전력으로 넓은 동작범위를 가질 수 있도록 리셋 트랜지스터를 PMOS로 설계하였고, 상보형 MOS구조를 이용하여 설계하였다.

Fig. 13은 적절한 신호원으로 변경하기 위하여 설계한 Source & Follower 패턴이다.

Fig. 14. Comparator circuit layout pattern.

Fig. 15. Switch circuit layout pattern.

Fig. 16. OP-Amp circuit layout pattern.

Fig. 14는 인가되는 전압의 크기와 기준전압값 2.5 V를 비교하여 출력하는 비교기 패턴이다.

Fig. 15는 sw1과 sw2의 출력을 적절히 merge 해줄 2:1 스위치 회로 패턴이다.

Fig. 16은 안정화된 신호를 출력하기 위하여 설계한 Buffer Amp 회로 패턴이다.

4. 제작된 칩 측정 및 결과분석

최종적으로 0.5 μm CMOS 공정을 통하여 제작된 칩의 전기적 특성 및 표면 등을 확인하였다. Fig. 17은

Fig. 17. Package of fabricated CIS pixel ROIC

Fig. 18. Fabricated proposed CMOS image sensor chip.

완성된 칩을 보여준다. 28 lead side brazed package의 형태로 완성되었다. 완성된 칩을 측정하기 위하여 브레드보드, 디지털 오실로스코프, DC 전압발생기, 함수발생기 등의 장비가 사용되었다. 브레드보드는 칩을 위치시키며, 오실로스코프는 입력과형 및 출력과형을 관찰하며, DC 전압 발생기는 바이어스 전압과 VDD, GND를 잡아주며, 함수발생기는 리셋전압과 선택전압을 인가하기 위하여 사용되었다.

본 논문에서 제안한 상보형 CMOS 이미지 센서 회로

Fig. 20. Fabricated CMOS image sensor output signal (6000 lux).

는 픽셀과 source와 follow를 포함하여 $0.5\ \mu\text{m}$ 1폴리 2 메탈 CMOS 공정을 사용하여 $3,700\ \mu\text{m} \times 3,700\ \mu\text{m}$ 크기의 28 pin DIP 패키지 칩 형태로 제작되었다.

Fig 19에 제작한 이미지 센서의 측정 방법의 블록도를 나타내고 있다. 측정 및 분석은 28 pin DIP 소켓과 브레드 보드를 사용하여 오실로스코프 및 전원공급기 등을 이용하여 칩에 전원을 인가하고 빛의 세기에 따른 이미지 센서의 출력을 살펴 보았다.

Fig 20에서 이미지 센서 픽셀의 6000 lux 에서의 출력 신호의 특성을 살펴 보았다. 1 lux는 $1\ \mu\text{m}^2/\text{cm}^2$ 과 같

(a) Block digram of CIS measure

(b) Mcthod of CIS measure

Fig. 19. Measurement of CIS chip signal using oscilloscope.

(a) 0 lux

(d) 580 lux

(c) 2000 lux

(d) 3600 lux

(g) 8800 lux

(h) 9400 lux

(i) 9900 lux

(j) 10000 lux

Fig. 21. Fabricated CMOS image sensor results at various light intensity.

Table 1. Characteristics of fabricated CMOS image sensor

Test 항목	Parameter	Conditions	Simulation	측정(평가)결과	Units
수광특성	최소 광세기	Star light	10	10	lux
	최대 광세기	Sun light	10000	11000	lux
	주파수 영역		0.35	0.7	μm
픽셀 Frame	Frame 영역		30	30	frame/sec
동작 조건	공급전압		5	5	V
	동작온도	실온	-15~65	25	$^{\circ}\text{C}$
	Reset 주파수		min~max	3~5000	Hz
AC 전기적 특성	Reset Pulse Width		min~max	0.01~1000	ms
	Select Pulse 주파수		min~max	50~33000	Hz
	Select Pulse Width		min~max	1~10000	μs
출력 특성	Max Voltage		4.2	3.8	V
	Min Voltage		0.8	0.8	V

은 크기의 빛의 세기이다. 신호의 reset 주기는 1 ms이다. 그림에서 보듯이 Voutp의 출력이 1.8~3.8 V, Voutn의 출력이 0.8~3.3 V의 출력이 나타나는 것을 확인 하였는데 두 신호를 적절히 합쳐 기존의 출력신호보다 더 큰 스윙을 보이는 출력 신호를 얻을 수 있을 것으로 보인다.

Fig. 21에 제작한 이미지 센서 칩의 측정 결과를 나타 내었다. 0~10000 lux로 빛의 세기를 바꾸어 가면서 측 정을 하였는데, 시뮬레이션 결과와 마찬가지로 빛의 세 기가 강해질수록 포토다이오드에서 생성되는 전자의 수 가 많아져 출력의 기울기가 커지는 것을 알 수 있었다.

5. 고찰 및 결론

Table 1에 본 논문에서 제안한 상보형 신호경로 방식 의 이미지 센서 픽셀은 최소광세기가 10 lux에서 최대 광세기 11000 lux까지 측정이 가능했으며, 기존의 3TR 출력과 비교하여 실제 측정결과가 0.8~3.8 V로 신호의 출력 범위가 증가하여 노이즈가 있더라도 더욱 정확하 게 이미지 센서의 출력을 측정 할 수 있게 되었다.

본 논문에서는 상보형 CMOS 이미지 센서 픽셀과 그 신호검출 회로를 설계 하였다. PMOS 리셋 트랜지 스텐터를 이용하여 출력 전압의 상쇄를 줄였고, 상보형 신호경로 방식을 채택하여 Voutp와 Voutn의 출력을 이 용하여 기존의 이미지 센서보다 더 큰 동작범위를 가 지는 0.8~3.8 V의 출력을 가지는 것을 확인하였다. 인 버터를 이용하여 하나의 선택 신호를 가지고 상보형 신호를 모두 출력 할 수 있도록 하였고, 이것을 비교기 와 스위치회로 buffered OP-Amp를 이용하여 출력 신 호의 안정화를 가져 왔다. 제안하는 회로를 KEC 0.5

CMOS 공정을 이용하여 칩 제작을 하였다. 측정 결과 상보형 신호가 측정 되었다.

향후, 이미지 센서의 기본 요소로 활용이 기대되며, 카메라, CCTV, 자동차 전후방 카메라등 많은 활용과 파급 효과가 기대된다.

감사의 글

본 논문은 IDEC(IC design education center)의 CAD TOOL 지원으로 이루어졌습니다.

참고 문헌

- [1] E. R. Fossum, "CMOS image sensors, electronic camera on a chip", in *IDEM Tech. Dig.*, pp 17-25, 1995.
- [2] H. S. Wong, "CMOS image sensors-recent advantage and device scaling considerations", in *IDEM Tech. Dig.*, pp. 201-204, 1997.
- [3] C. Xu, W. Zhang, and M.Chan, "A low voltage hybrid bulk/SOI CMOS active pixel image sensor", *IEEE J. Solid-State Circuit*, vol. 22, pp. 248-250, 2001.
- [4] Peter Alan Levine, "Extended dynamic range image sensor system", U.S. Patent 6,040,570, Mar, 2000.
- [5] B.S. Carlson, "Comparison of modern CCD and CMOS image sensor technologies and system for low resolution imaging", *Sensors. Proceedings of IEEE*, vol.1, 12-14, pp. 171-176, 2002.
- [6] Silvano Dontani, "Photodetectors : Devices, Circuit, and Applications", *Prentice Hall PTR*, 2000.
- [7] B. Ackland, and A.Dickinson, "Camera on a chip",

Solid-State Circuit Conference, 1996. Digest of Technical Papers. 43 rd ISSCC., 1996 IEEE International, 8-10, 22-25, 412, Feb 1996.

- [8] "Chen Xu, Weiquan Zhang, Wing-Hung Ki, and Mansun Chan, "A 1.0-V VDD CMOS active-pixel sensor with complementary pixel architecture and pulsewidth modulation fabricated With a 0.25-um CMOS process", *IEEE J. Solid-State Circuits*, vol. 37, no. 12, 2002.

- [9] Young-Shik Shin, Sang-Ho Seo, Mi-Young Do, Jang-Kyoo Shin, Jae-Hyun Park, and Hoon Kim, "Fabrication of silicon nano-wire MOSFET photo-detector for high-sensitivity image sensor", *J. Kor. Sensors Soc.*, vol. 15, no. 1, pp. 1-6, 2006.

- [10] Jin-su Kim and Jinwoo Jung, "Modeling and HSPICE analysis of the CMOS image sensor pixel with the complementary signal path", *J. Kor. Sensors Soc.*, vol. 17, no 1, pp. 41-52, 2008.

정진우

- 1983년 10월 31일 생
- 2009년 2월 인제대학교 나노공학부 (공학사)
- 2009년 3월 인제대학교 대학원 나노시스템공학과 재학 중

권보민

- 1986년 8월 6일 생
- 2009년 2월 인제대학교 나노공학부 (공학사)
- 2009년 3월 인제대학교 대학원 나노시스템공학과 재학 중

김지만

- 1985년 12월 6일 생
- 2004년 3월 인제대학교 나노공학부 재학 중

박주홍

- 1982년 7월 14일 생
- 2008년 2월 인제대학교 나노공학부 (공학사)
- 2008년 3월 인제대학교 대학원 나노시스템공학과 재학 중

박용수

- 센서학회지 제18권, 제2호, p. 31 참조
- 현재 충청대학교 전기전자학부 부교수

이제원

- 센서학회지 제18권, 제2호, p. 31 참조
- 현재 인제대학교 나노공학부 부교수

송한정

- 센서학회지 제18권, 제2호, p.32 참조
- 현재 인제대학교 나노공학부 부교수