Au 스타드 범프와 Sn-3.5Ag 솔더범프로 플립칩 본딩된 접합부의 미세조직 및 기계적 특성

이영규* · 고용호** · 유세훈** · 이창우**,*

*과학기술연합대학원대학교 전자패키징공학과

**한국생산기술연구원 용접접합기술센터

Interfacial Microstructure and Mechanical Property of Au Stud Bump Joined by Flip Chip Bonding with Sn-3.5Ag Solder

Young-Kyu Lee*, Yong-Ho Ko**, Sehoon Yoo** and Chang-Woo Lee**,*

*Dept. of Electronic Packaging Engineering, University of Science & Technology, Dae-Jeon 305-333, Korea

**Advanced Welding & Joining Technology Center, Korea Institute of Industrial Technology,
Incheon 406-840, Korea

†Corresponding author : cwlee@kitech.re.kr

(Received October 17, 2011 ; November 2, 2011 ; November 7, 2011)

Abstract

The effect of flip chip bonding parameters on formation of intermetallic compounds (IMCs) between Au stud bumps and Sn-3.5Ag solder was investigated. In this study, flip chip bonding temperature was performed at 260°C and 300°C with various bonding times of 5, 10, and 20 sec. AuSn, AuSn₂ and AuSn₄ IMCs were formed at the interface of joints and (Au, Cu)₆Sn₅ IMC was observed near Cu pad side in the joint. At bonding temperature of 260°C, AuSn₄ IMC was dominant in the joint compared to other Au-Sn IMCs as bonding time increased. At bonding temperature of 300°C, AuSn₂ IMC clusters, which were surrounded by AuSn₄ IMC, were observed in the solder joint due to fast diffusivity of Au to molten solder with increased bonding temperature. Bond strength of Au stud bump joined with Sn-3.5Ag solder was about 23 gf/bump and fracture mode of the joint was intergranular fracture between AuSn₂ and AuSn₄ IMCs regardless bonding conditions.

Key Words : Au stud bump, Flip chip bonding, Interfacial reaction, Bonding strength

1. 서 론

플립칩(Flip-chip)을 이용한 전자패키지 방식은 칩의 표면이 기판을 향하도록 하고(face-down) 접합하고자 하는 기판(substrate)에 실장 하여 소자와 기판사이의 연결을 최단거리로 접합하기 때문에 신호 길이단축으로 인한 인덕턴스 성능을 증가시키고, 전기 소모에 대해 효율적으로 대응할 수 있을 뿐 아니라 디바이스 신호의 많은 입출력(Input/Output) 수를 허용하여 초미세 고집적 전기접합분야에 각광받고 있는 기술이다¹⁾.

일반적으로 플립칩 패키지는 초미세 범프를 사용하여 전기적, 기계적 접합을 하게 되는데 범프의 종류에는 크게 솔더(solder) 범프, 골드(gold)범프, 폴리머(polymer) 범프 등이 있다. 미세피치 솔더 범프의 경우 Under Bump Metallurgy (UBM) 층 위에 전해도금을 이용하여 범프를 형성하고 플럭스를 도포 후 리플로우(Reflow) 공정을 통해 범프를 형성시키나, Au 스타드 범프는 솔더 범프에 비해 플럭스가 필요 없고, 복잡한 제조공정이 없이 기존 골드 와이어본딩 방법을 그대로 이용하여 범프를 형성하는 것이기 때문에 비교적 간단한 제조공정을 가질뿐더러 전기전도도가 우수하고 고

주파수에도 성능이 뛰어나 플립칩방식을 이용한 전자패키지 제조에 많이 사용되어왔다^{2,3)}.

Au 스타드 범프를 사용하여 플립칩 본딩을 하는 경우에는 Anisotropic conductive adhesive (ACA), Non conductive adhesive (NCA)를 사용하여 초음파 혹은 가열, 가압으로 본딩하는 방법과 솔더 페이스트(solder paste)나 Sn 계의 솔더를 도금하여 범프를 형성한 후 리플로우를 통해 본딩하는 방법이 대표적으로 연구되어져 오고 있다¹⁻⁴⁾. 특히 기판 패드(pad) 위에 솔더를 사용하여 접합하는 경우는 ACA, NCA 접착제를 사용하는 경우보다 낮은 접촉저항과 솔더의 표면장력에 의한 자가정렬(self-aligning)이 되기 때문에 칩과 기판 간 정밀한 본딩이 이루어지고 이에 따른 전기적, 기계적 특성이 뛰어나 많이 선호되고 있다^{5,6)}. Au 스타드 범프와 기판 pad 면에 형성된 솔더범프(SOP : Solder on Pad)간에 접합을 이루는 경우의 공정 순서를 Fig. 1에 나타내었다. Au 스타드 범프와 SOP가 접합되면 그 계면에서는 보통 AuSn, AuSn₂, AuSn₄의 금속간 화합물이 형성된다^{7,8)}. 접합부의 전기적, 기계적 특성 및 신뢰성은 미세구조, 특히 계면반응과 상변화에 따라 변화하게 된다. 이에 접합부 특성 및 장기 신뢰성을 평가하기 위해 Au와 솔더 사이의 금속간화합물의 생성 및 온도와 시간에 따른 미세조직의 변화에 대한 이해가 필요하다. 많은 연구자들에 의해

Au-Sn 접합 시스템이 연구되어왔으나 대부분의 Au 범프층과 Sn 합금층이 비교적 얇은 필름(film) 구조로 진행되어^{9,10)} 기계적 특성이 요구되는 자동차 전장분야 등에 적용되는 일정두께이상의 Au-Sn 접합구조와는 직접비교가 어렵다.

본 연구에서는 54 μ m 두께의 Au 스타드 범프와 35 μ m 두께의 Sn-3.5Ag의 SOP를 플립칩 본딩 하여 플립칩 공정조건에 따른 접합부의 미세구조와 전단특성에 대해 연구하였다.

2. 실험 방법

2.1 범프 형성

1 μ m 두께의 SiO₂가 증착된 Si 웨이퍼 위에 Ti 와 Au를 각각 50nm, 300nm 두께로 UBM을 증착하여 Au 스타드 범프의 형성을 위한 145 × 145 μ m의 패드를 형성하였다. Au 스타드 범프는 전체 높이 약 54 μ m, 직경 약 74 μ m의 크기로 일반적인 와이어 본딩 공정을 사용하여 Ti/Au 패드 위에 capillary(bonding tool)를 조정하여 형성하였다. 칩 내의 범프 개수와 피치(pitch)는 각각 20개와 200 μ m로 하였으며 1.95 × 1.95mm 크기로 절단 하였다.

기판은 Si 기반위에 전해도금을 사용하여 Sn-3.5Ag 솔더범프를 형성하였다. 기판위에 UBM은 Ti/Cu를 각각 50nm, 500nm 두께로 증착하여 155 × 155 μ m 크기의 패드를 형성하였고, 솔더 범프를 리플로우 할 경우 용융 솔더가 UBM층 전체에 퍼지는 것을 방지하기 위하여, 솔더 범프가 형성될 영역을 제외한 부위에 passivation용 Photo-Resistance (WPR 1201, JSR Co.)를 사용하여 약 8 μ m 두께의 솔더 댐을 형성하였다. 이후, Cu seed layer를 형성하고 솔더 범프의 높이를 제어하기 위해 약 40 μ m 두께의 일반 감광제(photoresist)를 다시 노광, 현상하여 솔더 범프의 형성이 가능하게 하였다.

Sn-3.5Ag 전해도금을 실시하기 전에 솔더와의 접합을 위한 Cu 전해도금을 먼저 실시하였다. 시편 표면 세척을 위해 산탈지 및 산세처리를 하였고 전처리 후 4 A/dm²의 전류밀도로 27분 동안 도금을 하였다. Sn-Ag 전해도금용액은 I사의 Sn 과 Ag 도금액을 100(Sn) : 1(Ag)의 비율로 혼합하여 전극하였다. Cu 전해도금된 시편을 다시 산탈지 및 산세처리를 하여 표면 세척을 하였고 4 A/dm²의 전류밀도로 30분 동안 도금을 하였다. 도금 시 균일한 도금 형성을 위해 25℃의 온도에서 도금용액에 마그네틱 스틱을 사용하여 5 m/sec로 물리적 교반을 하였다. 도금 후 조성분석을 위해

Fig. 1 Flip-chip bonding process by using Au stud bump and SOP⁶⁾

Fig. 2 EDS result after Cu and Sn-3.5Ag electroplating

Fig. 3 SEM images of fabricated (a) Sn-3.5Ag solder bump and (b) Au stud bump

EDS 분석을 하였으며 그 결과를 Fig. 2에 나타내었다. 전해 도금 후 구형의 범프를 형성하기 위해 플렉스를 도포 한 후 250℃ 에서 약 1분간 리플로우 하였다. 리플로우 후 솔더 범프 표면에 묻어있는 플렉스는 Trichloroethylene (TCE) 및 Isopropyl alcohol (IPA) 용매로 제거 하였다. 형성된 Sn-3.5Ag 솔더 범프의 높이는 약 35μm 였고, 칩 내의 범프 개수와 피치(pitch)는 각각 20개와 200μm로 하였으며 2.65 × 2.65mm 크기로 절단하였다. 제조된 Au 스테드 범프와 Sn-3.5Ag 솔더 범프를 Fig. 3에 나타내었다.

2.2 플립칩 접합

플립칩 접합은 열압착(thermal/compression)으로 수행하였다. 본딩로드(Load)는 204 gr (2 Newton) 고정하였고, 본딩온도는 260℃와 300℃의 두가지 조건에서 수행하였으며 이때 본딩시간은 5sec, 10sec, 20sec의 3가지 조건으로 하였다. 본딩 시 균일 한 범프 높이를 위하여 세 번째 스텝(step)에서 본딩 툴(Tool)의 높이를 -50μm로 조절하였다. Au 스테드 범프가 형성된 칩의 초기 온도를 150℃로 하였고 Sn-3.5Ag 솔더 범프의 기판 초기 온도는 90℃로 하였다. 실험에 수행된 플립칩 본딩 공정을 Fig. 4 에 도식화하였다.

Fig. 4 Schematical images for (a) flip chip bonding and (b) thermal/compression process conditions

2.3 미세구조 관찰 및 접합강도시험

Au 스테드 범프와 Sn-3.5Ag 솔더 범프 간 접합부의 미세구조 관찰을 위해 플립칩 본딩된 칩을 에폭시 수지로 마운팅 하였고 단면 절단 후 연마지와 알루미나 파우더를 사용하여 기계적 연마를 실시하였다. 주사전자현미경(FE-SEM)을 사용하여 미세조직과 금속간화합물을 Secondary Electron(SE)/Back Scattered Electron(BSE) 모드로 관찰하였고 Energy Dispersive Spectroscopy (EDS)로 성분분석을 하였다.

접합강도 변화를 조사하기 위해 5kg load cell을 장착한 접합강도 시험기를 사용하였다. 높이 5μm에서 스피드를 200μm/sec로 전단하였고, 파단면 관찰은 FE-SEM과 EDS를 통해 분석되었다.

3. 결과 및 고찰

3.1 플립칩 본딩 시간에 따른 Au 스테드와 Sn-3.5Ag 솔더의 계면반응

플립칩 본딩 후 FE-SEM을 사용하여 관찰된 단면 BSE 이미지를 Fig. 5에 나타내었다. 전체 접합부의 높이는 약 78μm였다. EDS 측정 결과로부터, Au 스테드 범프와 Sn-3.5Ag 솔더에 생성된 금속간 화합물은 AuSn, AuSn₂, AuSn₄ 로 규명되었다. 본딩 온도 260℃에서 5sec 동안 플립칩 본딩 시 AuSn상은 약 280nm의 두께로 Au 스테드 범프 위에 얇게 형성되어 있었고, AuSn상 위에 약 1μm 두께로 AuSn₂상이 형성되어 있었다. AuSn₄상은 바늘(needle) 타입과 덩어리(chuck) 타입으로 형성되어 있었다. Fig. 6에 나타낸 Au-Sn 상태도는 Sn 함량이 증가 하면서 Au₅Sn, AuSn, AuSn₂ 그리고 AuSn₄상이 존재하고 있었는데 본 연구에선

Fig. 5 BSE images of the cross-sectioned Au stud bump after flip chip bonding at 260 °C for (a) 5, (b) 10, and (c) 20 sec

Fig. 6 Au-Sn phase diagram¹²⁾

Au₅Sn상은 관찰되지 않았다. 일반적으로 AuSn₄상은 Au와 용융된 Sn 사이에서 가장 먼저 생성되는 상이며⁹⁾, 얇은 Au층에 솔더링 시 용융된 솔더 내부로 Au가 완전히 용해되어 냉각 후 랜덤하게 needle-type의 AuSn₄상으로 형성되는 것으로 알려져 있다⁹⁾. Au 스타드 범프의 경우 플립칩 본딩 시 Au 스타드 범프를

통해 열이 전달되어 Au 원자가 $10^{-5} \text{ cm}^2/\text{sec}$ 로 용융된 Sn rich 영역으로의 확산이 매우 빠르고¹¹⁾ Au rich 영역으로 Sn의 확산이 어렵게 되어 Au₅Sn상의 형성이 어렵거나 형성이 되었어도 상변태에 필요한 충분한 열적 에너지를 받았기 때문에 Au₅Sn 상이 쉽게 관찰되지 않은 것으로 판단된다. 본딩 시간이 증가할수록 Au 원자의 많은 확산으로 인해 Au 스타드 범프는 소모되었고 Au-Sn 금속간 화합물들은 증가하였다. 본딩 시간 20sec에서는 5sec, 10sec에 비해 접합부 대부분이 AuSn₄상으로 형성되어 있었다. chunky-type의 AuSn₄상은 본딩 시간의 증가로 인해 Au 원자가 용융솔더로 고 용해되어⁹⁾ 응고 시 두껍게 형성된 것으로 판단된다. 한편, 접합부 내부에 일부 기공(void)이 관찰되었는데 이것은 플립칩 본딩 중 동일한 범프 높이를 위하여 세 번째 스텝에서 본딩 툴의 포지션을 -50µm하여 과도하게 본딩 툴의 위치를 높였기 때문에 응고 시 기포가 트랩(trap)되어 기공이 형성된 것으로 판단된다.

3.2 플립칩 본딩 온도에 따른 Au 스타드 범프와 Sn-3.5Ag 솔더의 계면반응

기공의 형성을 줄이고자 세 번째 스텝에서 본딩 툴의 높이를 -20µm으로 하여 본딩한 결과 Fig. 5의 이미지에서 나타난 것과 같이 기공은 관찰되지 않았다. 이 때 접합부의 높이는 약 55µm였다. Fig. 7은 본딩 시 본딩 툴의 높이를 -20µm로 하여 본딩 온도 260°C와 300°C에서 10초간 본딩된 접합부의 단면 BSE 이미지를 나타낸 것이다. Fig. 7(b)에 확대된 BSE 이미지로부터, 300°C에서 플립칩 본딩 된 시편에서는 Au 스타드 범프가 260°C에 비해 더 많이 소모된 것을 알 수 있고, EDS 성분분석을 통해 AuSn₄상으로 둘러싸여 있는 덩어리 형태의 AuSn₂상이 접합부 내에서 형성된 것을 확인하였다. 이는 본딩 온도의 증가로 Au 스타드 범프의 소진과 동시에 많은 양의 Au 원자들이 용융솔더로 확산됨으로써 냉각 시 AuSn₂상을 형성하고¹²⁾ 온도가 감소하면서 형성된 AuSn₂상과 공존하는 용융솔더와의 포정반응(Peritectic reaction)에 의해 AuSn₄상으로 둘러싸인 덩어리 형태의 AuSn₂상이 형성된 것으로 판단된다.

3.3 Sn/Cu의 계면반응

Fig. 8은 300°C에서 10sec 간 플립칩 본딩 후 Cu 패드 근처의 단면 BSE 이미지이다. EDS 성분분석을 10회하여 얻어진 평균 결과로부터, Cu₆Sn₅ 위에 형성

Fig. 7 BSE images of the cross-sectioned Au stud bump bonded at (a) 260°C and (b) 300°C for 10 sec

Fig. 8 BSE image of Sn/Cu interface bonded at 300°C

된 금속간 화합물의 조성은 24.54 at.%Cu, 30.92 at.%Au, 44.54 at.%Sn으로 측정되었다. Cu+Au와 Sn의 원자비율은 55.46 : 44.54로 거의 6 : 5에 가까웠다. 이 금속간 화합물은 Cu_6Sn_5 타입의 $(\text{Au}, \text{Cu})_6\text{Sn}_5$ 상으로 설명될 수 있으며 기 보고^{8,14)}의 결과와 비슷한 조성 비율로 측정이 되었다. $(\text{Au}, \text{Cu})_6\text{Sn}_5$ 상은 플립칩 본딩 시 Au 스테드 범프의 Au 원자들이 용융된 Sn-3.5Ag 솔더에 접촉될 때 쉽게 확산되어 Cu_6Sn_5 상의 다수의 Cu 원자들과 치환된 것으로 판단

된다. 플립칩 접합 후 조건에 따른 $(\text{Au}, \text{Cu})_6\text{Sn}_5$ 상의 두께 변화는 크지 않았으며 약 $2.4\mu\text{m}$ 로 측정되었다.

3.4 Sn-3.5Ag 솔더로 플립칩 본딩된 Au 스테드 범프의 전단강도 및 파단면

Fig. 9의 SEM 이미지로부터, 본딩 온도가 300°C에서 본딩된 시편일 경우, Sn-3.5Ag 솔더 쪽에서 260°C보다 Au-Sn 금속간화합물이 더 많이 형성된 것을 알 수 있었고 이 결과로부터 고온에서 더 많은 Au 원자들이 용융된 솔더로 확산되는 것¹³⁾을 확인 할 수 있었다. 플립칩 접합 후 260°C에서 본딩된 접합부의 전단강도는 24.45 gf/bump 이고 300°C에서의 전단강도는 23.51 gf/bump로 측정되었다. 전단강도 테스트 후 파단면은 접합조건과 관계없이 AuSn_2 상과 AuSn_4 상의 계면에서 파단되었다. 플립칩 접합 후 형성된 AuSn , AuSn_2 상의 두께가 약 $1\mu\text{m}$ 로 매우 얇고 응력진행방향에 따른 응력집중이 발생한 것을 고려하면 AuSn_2 상과 AuSn_4 상의 계면에서 파단이 발생된 것으로 사료된다.

4. 결 론

Au 스테드 범프를 Sn-3.5Ag 솔더에 플립칩 본딩

Fig. 9 SEM images of fracture surface of the joint bonded at (a) 260°C and (b) 300°C

시 본딩 조건에 따른 미세구조의 변화와 접합부의 기계적 특성 및 파단면에 대해 연구한 결과 다음과 같은 결론을 얻을 수 있었다.

1) Au 스테드 범프와 Sn-3.5Ag 솔더 계면에는 AuSn, AuSn₂, AuSn₄의 금속간 화합물과 Cu 패드 근처에선 (Au, Cu)₆Sn₅ 금속간 화합물이 형성되었다.

2) 플립칩 본딩 온도 260℃에서 본딩 시간이 증가할수록 Au-Sn 금속간 화합물들은 증가하였고 그 중 AuSn₄ 금속간 화합물이 가장 두껍게 형성되었다.

3) 본딩 온도 300℃에서 260℃에 비해 Au 스테드 범프가 더 많이 소모 되면서 AuSn₄상으로 둘러싼 덩어리 형태의 AuSn₂상이 접합부 내에 형성되었는데, 이는 증가된 본딩 온도로 인해 더 많은 Au 원자들이 용융된 Sn-3.5Ag 솔더 내로 확산되어 나타난 결과로 판단된다.

4) 플립칩 접합 후 260℃에서 본딩된 접합부의 전단강도는 24.45 gf/bump 였고 300℃에서의 전단강도 23.51 gf/bump 였으며, 접합 조건과 관계없이 AuSn₂상과 AuSn₄상의 계면에서 파단이 발생되었다.

후 기

본 연구는 대한민국 지식경제부 과제지원으로 수행되었습니다.

참 고 문 헌

1. Jeong-Won Yoon, Won-Chul Moon, Seung-Boo Jung : Core technology of electronic packaging, Journal of KWS, **23-2** (2005), 10-17 (in Korean)
2. J Liu : Recent advances in conductive adhesives for direct chip attach applications, Microsystem technologies, **5-2** (1998), 72-80
3. Yoshihiro Tomura et al., : Advanced Flip Chip Bonding Technique for MCM-L, Proc 1st Pan Pacific Microelectronics Symposium, 1996, 125-131
4. Jong-Min Kim, Seung-Mock Lee, Young-Eui Shin : Electrically conductive adhesive bonding technology for microsystems packaging, Journal of KWS, **23-2** (2005), 18-22 (in Korean)
5. George A. Riley : Solder bump flipchip, (web site : www.flipchip.com)
6. Surface Mount Technology Magazine, (2009), **31-35** (in Korean (web site : www.chomdan.co.kr))
7. W.S. Lee, M.G. Park, I.W. Cho, S.C. Kim, K.Y. Kim, Q.H. Chung, K.Y. Byun : Reliability issues on the high speed DRAM flip-chip package using Gold stud bump, lead free solder, and underfill, Proceedings of Electronic Components and Technology Conference, (2008), 1776-1781
8. Mu-Seop Shin and Young-Ho Kim : Microstructure characterization of Sn-Ag solder joints between stud bumps and metal pads, J. Electron. Mater., **32-12** (2003), 1448-1454
9. T. Laurila, V. Vuorinen, J.K. Kivilahti : Interfacial reactions between lead-free solders and common base materials, Mater. Sci. Eng. R, **49** (2005), 1-60
10. J. Y. Tsai, C. W. Chang, Y. C. Shieh, Y. C. Hu, and C. R. Kao : Controlling the microstructures from the Gold-Tin reaction, J. Electron. Mater., **34-2** (2005), 182-187
11. King-Ning Tu : Solder Joint Technology, Springer, New York, 2007, 198-204
12. H. Okamoto, T.B. Massalski : Binary Alloy Phase Diagrams, ASM International, Materials Park, OH, 1990
13. Teck Kheng Lee, Sam Zhang, C.C. Wong, A.C. Tan, Davin Hadikusuma : Interfacial microstructure and kinetics of Au/SnAgCu, Thin Solid Films, **504** (2006), 441-445
14. Gi-Tae Lim, Byoung-Joon Kim, Kiwook Lee, Jeadong Kim, Young-Chang Joo, and Young-Bae Park : Effect of isothermal aging on intermetallic compounds and kirkendall void growth kinetics of Austud bumps, Met. Mater. Int., **15-5** (2009), 819-823