무전해 Ni-P 두께와 Assembly Process가 Solder Ball Joint의 신뢰성에 미치는 영향

이지혜* · 허석환*,† · 정기호* · 함석진*

*삼성전기 ACI사업부

Effects of the Electroless Ni-P Thickness and Assembly Process on Solder Ball Joint Reliability

Ji-Hye Lee*, Seok-Hwan Huh*,†, Gi-Ho Jung* and Suk-Jin Ham*

*ACI Division, Samsung Electro-Mechanics, Busan 618-819, Korea

†Corresponding author : shhuh12@gmail.com

(Received April 9, 2014 ; Revised April 28, 2014 ; Accepted May 12, 2014)

Abstract

The ability of electronic packages and assemblies to resist solder joint failure is becoming a growing concern. This paper reports on a study of high speed shear energy of Sn-4.0wt%Ag-0.5wt%Cu (SAC405) solder with different electroless Ni-P thickness, with HNO₃ vapor's status, and with various pre-conditions. A high speed shear testing of solder joints was conducted to find a relationship between the thickness of Ni-P deposit and the brittle fracture in electroless Ni-P deposit/SAC405 solder interconnection. A focused ion beam (FIB) was used to polish the cross sections to reveal details of the microstructure of the fractured pad surface with and without HNO₃ vapor treatment. A scanning electron microscopy (SEM) and an energy dispersive x-ray analysis (EDS) confirmed that there were three intermetallic compound (IMC) layers at the SAC405 solder joint interface: (Ni,Cu)₃Sn₄ layer, (Ni,Cu)₂SnP layer, and (Ni,Sn)₃P layer. The high speed shear energy of SAC405 solder joint with 3μm Ni-P deposit was found to be lower in pre-condition level#2, compared to that of 6μm Ni-P deposit. Results of focused ion beam and energy dispersive x-ray analysis of the fractured pad surfaces support the suggestion that the brittle fracture of 3μm Ni-P deposit is the result of Ni corrosion in the pre-condition level#2 and the HNO₃ vapor treatment.

Key Words : High speed shear energy, Electroless Ni-P, HNO₃ vapor treatment, Ni corrosion

1. 서 론

유기 기판 (substrate) 표면처리의 신뢰성은 칩/기판 (chip/substrate) 와 기판/메인보드 (substrate/main board) 와의 interconnection 신뢰성에 있어서 매우 중요한 부분을 차지한다. 기판의 표면처리로 균일한 두께를 갖고 있는 무전해 Ni-P/immersion Au (ENIG) 도금은 높은 가격에도 불구하고 우수한 솔더링성 (solderability)과 부식저항성 등으로 널리 사용되고 있다¹⁻⁶⁾. 하지만 우수한 솔더링성에도 불구하고 ENIG 도금은 솔더와 도금 계면에 형성되는 금속간화

합물 층의 spalling 현상의 문제점과 취성파괴 현상이 보고 되고 있다¹⁻⁵⁾. ENIG 도금의 취성파괴 원인은 Ni-P도금과 솔더와의 계면층에서의 P의 편석, 무전해 Ni-P도금의 계면 반응층에서의 크랙 (crack)과 void의 생성, immersion Au 도금조에서의 Ni의 galvanic hyper-corrosion 등으로 보고되고 있다⁷⁻⁹⁾. ENIG 도금의 취성파괴에 대한 대안으로 무전해 Ni-P/무전해 Pd/immersion Au (ENEPIG)의 표면처리가 제안되었고, 산업계에서도 사용되고 있다. 무전해 Pd 도금이 첨가된 표면처리는 ENIG 도금보다 높은 접합강도와 접합 신뢰성이 보고 되었다⁹⁾. 하지만 어셈블리중의 플럭스 (flux) 도포, 리플로 (reflow) 및 디플럭스 (deflux)

공정의 환경에서 ENEPIG 도금의 접합 신뢰성에 대한 데이터는 많이 없는 실정이다. 본 연구에서는 칩어셈블리 공정에 의한 스트레스를 modify한 시편 전처리, Ni-P 도금 두께 및 부식 부식환경을 변화시켜 솔더 접합부의 high speed shear 특성 변화를 검토하였다.

2. 실험 방법

2.1 시편 준비

Table 1은 본 연구에 사용된 시편과 시편 전처리, 샘플링 크기 및 신뢰성 평가법에 대해 나타내었다. 시편은 무전해 Ni-P 도금층의 두께를 2종류 ($3\mu\text{m}$, $6\mu\text{m}$)로 만들고, 질산 기상처리와 시편 전처리 (Pre-condition level#0, #1, #2)에 따른 high speed shear 영향도를 평가하였다.

먼저, 시편 제작은 에폭시 기반의 유기 기판에 구리 패드를 semi-additive process로 형성하고 솔더리지스트 잉크를 도포한 후, 리소그래피 (lithography) 방법으로 $400\mu\text{m}$ 직경의 솔더리지스트 오픈링 (solder resist opening)을 형성하였다. 솔더리지스트가 open된 구리 패드에 무전해 Ni-P 도금을 두께 3, $6\mu\text{m}$ 목표로 도금하였다. 무전해 Ni-P 도금은 탈지, 산세, 촉매, 그리고 Ni-P 도금 순서로 진행되었으며, 탈지는 알카리 탈지액을 사용하여 50°C , 3분간 처리하였으며, 산세는 10% 황산 (H_2SO_4)에 상온, 10초간 처리하였으며, 촉매는 파라듐 (Pd) 촉매를 위하여 Pd 농도 25mg/l 의 H_2SO_4 base 용액을 사용하여 30°C , 1분간 처리하였다. 무전해 Ni-P 도금은 상용 중인 (middle phosphorous) 타입의 Ni-P 도금액을 사용하여 80°C , 도금두께 별로 도금시간을 달리하여 두께를 맞추었다. 솔더 접합부의 내취성과괴를 위하여 무전해 Pd을 $0.04\mu\text{m}$ 도금하고, 그 후 Ni-P 도금층의 산화와 solderability를 위하여 immersion Au 도금을 $0.06\mu\text{m}$ 하여 시편

Fig. 1 Schematic diagram for nitric acid vapor treatment

을 준비 하였다. 이렇게 준비된 시편에 Fig. 1의 모식도와 같이 질산 (HNO_3) 기상 처리를 상온에서 150분간 처리하여 시편을 준비 하였다. 질산 기상 처리는 핫플레이트 (hot plate) 위의 탈이온수 (deionized water) 내에서 60% 질산 용액을 비이커에 담고 25°C 로 중탕시키면서 시편을 기상화된 질산에 150분 노출시켰다. 이는 질산 기상 처리에 따라 shear 에너지와 불량모드를 관찰하였고, 무전해 Ni-P 도금두께와 시편 전처리 조건의 영향도도 같이 평가하였다.

2.2 시편 전처리 및 high speed shear 평가

준비된 bare substrate 시편과 후공정인 칩어셈블리 (chip assembly) 공정에 대한 솔더볼 shear 에너지 영향도를 평가하기 위하여 시편 전처리를 Fig. 2와 같이 설계하여 진행하였다. 칩 실장공정을 고려하면 기판에 플럭스나 솔더 페이스트를 도포하고 칩붙임 (chip attaching)과 리플로를 실시하였다. 그 후 플럭스 제거를 위하여 디플럭스 용액에서 플럭스 제거처리를 하고 세정 및 건조 건조를 실시한다. 이후 공정은 언더필 레진 (underfill resin)을 도포하고 경화 (curing)하

Table 1 Target thickness of electroless Ni-P and time of nitric acid vapor for each DOE condition

Sample condition		Sample pre-condition	Sample size	Test method
Ni-P thickness	Time of nitric acid vapor			
3um	Not available	† Level #0, #1, #2	25 ball / pcs × 5pcs	High speed shear (2250mm/sec)
	150 min			
6um	Not available			
	150 min			

† Sample pre-condition level #0 (not available), level #1 (Deflux solvent at 80°C , DI water rinse, and air dry), level #2 (Reflow with 260°C peak), Deflux solvent at 80°C , DI water rinse, N_2 baking for 2hr)

Fig. 2 Procedure of sample pre-condition treatment

여 칩어셈블리 공정을 마무리한다. 이러한 칩어셈블리 공정의 솔더볼 shear 에너지를 평가할 목적으로 시편 전처리를 모사하여 pre-condition level #0, level #1, level #2로 진행하여 솔더볼을 실장 후, high speed shear 평가를 진행하였다. 시편 전처리는 pre-condition level #0 (미처리 기판), pre-condition level #1 (디플렉스 용액내 1200초 침적 → 흐르는 탈이온수로 60초간 세정 → 에어건 (air gun)으로 건조), pre-condition level #2 (260°C 피크온도의 리플로 → 디플렉스 용액내 1200초 침적 → 흐르는 탈이온수로 60초간 세정 → 에어건으로 건조 → 질소 (N₂)분위기의 2시간 건조)으로 Fig. 2에 나타내었다.

High speed shear 평가를 진행하기 위해서 시편 전처리가 끝난 시편에 메탈마스크를 이용하여 RMA 타입의 플렉스 (Kester) 를 도포하고 솔더볼 실장의 위치 정확도를 높이기 위하여 불실장용 메탈마스크를 제작, 사용하여 직경 500 μ m의 Sn-4.0wt%Ag-0.5wt%Cu (SAC405) 솔더볼을 실장하였다. 이후 260°C 피크온도의 리플로 프로파일로 솔더링을 진행하였으며, 플렉스 제거를 위하여 isopropyl alcohol (IPA)에서 5분간 초음파 세척하여 상온에서 에어건으로 건조하였다.

Fig. 3은 high speed shear 평가 시편의 단면 모식도와 SAC405 솔더볼 실장후의 단면 scanning electron microscopy (SEM) 사진이다.

High speed shear 평가는 dage4000HS (Dage, England)를 이용하여 전단속도 2250mm/sec로 shear 평가를 진행하였다. 전단속도는 파단모드에 따른 cliff point를 전단속도별로 평가하여 구하였다^{12,17,20}. Fig. 4는 솔더볼 실장과 플렉스 제거가 완료된 시편의 광학현미경 사진으로, high speed shear 평가의 용이성을

Fig. 3 Schematic diagram (a) and vertical section SEM image (b) of high speed shear test board different Ni thickness

Fig. 4 Optical microscopy image for a high speed shear test board

위하여 시편당 25개 솔더볼을 외각에서 3번째 열에 실장하였으며, 총 5개 시편 평가를 진행하였다. 파단 모드 분석은 솔더볼 shear 후에 광학현미경을 이용하여 Fig. 5에 보여진 파단 모드 분류 정의에 따라 분류하였다. Ductile 모드는 패드 면적의 100% 솔더가 남은 모드, quasi-ductile 모드는 금속간화합물 (IMC)이 패드 면적의 50%이하인 모드, quasi-brittle 모드는 IMC가 패드 면적의 50%이상인 모드, brittle 모드는 IMC가 패드 면적의 100%인 모드로 정의하였다¹².

솔더 집합 계면과 파단면은 Ar ion milling system (TIC 3x, Leica, Germany), field emission scanning

Fig. 5 Failure modes after high speed shear tests¹²⁾. Dotted lines indicate partially exposed pad surface: (a) ductile mode (100% area with solder lift), (b) quasi-ductile mode (less than 50% area with exposed pad), (c) quasi-brittle mode (more than 50% area with exposed pad), and (d) brittle mode (almost no solder lift)

electron microscopy와 energy dispersive x-ray spectrometry (Supra 40VP, Zeiss, Germany)를 이용하여 분석하였고, 미세 계면 분석을 위하여 focused ion beam (Quanta200, FEI, Netherlands)을 이용하였다.

3. 실험 결과 및 고찰

유기 기판의 무전해 Ni-P 도금두께, 질산 기상 처리, 및 시편 전처리에 따른 high speed shear 평가 결과를 Fig. 6에 나타내었다. 질산 기상 처리하지 않은 시편의 shear 에너지를 보면, 시편 전처리 level#0와 level#1에 따른 Ni-P 도금두께의 high speed shear 에너지는 평균 3.35 ~ 3.66mJ의 값을 나타냈으며 통

Fig. 6 Work of ball shear for various thicknesses of Ni-P deposit using high speed shear test

계적 유의차는 없었다. 하지만 시편 전처리 lever#2에서는 6μm Ni-P 시편 대비 3μm Ni-P 시편에서 2.72mJ로 낮은 에너지를 나타내었다.

질산 기상 처리를 한 시편의 shear 에너지를 보면, 3μm Ni-P 시편의 shear 에너지 (평균 1.84mJ)는 6μm Ni-P 시편의 shear 에너지 (평균 2.53mJ)보다 약 0.7mJ 낮은 에너지를 나타내었고, 이는 질산 기상 처리 하지 않은 시료와는 달리, 질산 기상 처리한 시료에서는 Ni-P 도금두께가 낮을수록 high speed shear 에너지에 취약한 특징을 나타내고 있다. Lee 등은 Ni-P 도금의 morphology에 따른 부식 특성을 연구하였으며, 여기서 Ni-P도금의 조도 (roughness)가 클수록 부식에 취약한 특성을 나타낸다고 보고하였다¹¹⁾. 질산 기상 처리한 시편과 질산 기상 처리를 하지 않은 시편과의 high speed shear 에너지의 차이는 약 1.16mJ이 발생하지만, Ni-P 도금두께에 따른 영향을 보면, 3μm Ni-P 시편의 에너지 차이는 1.37mJ이고, 6μm Ni-P 시편의 에너지 차이는 0.96mJ로 나타나고 있다. 정리하면, 질산 기상 처리하지 않은 시편에서는 3μm Ni-P 도금에서 pre-condition level#2의 영향을 크게 받아서 high speed shear 에너지가 낮게 나왔으며, 시편에 질산기상 처리로 인해 평균 1mJ 이상의 high speed shear 에너지가 낮게 나왔으며, 특히 Ni-P 도금두께가 낮은 3μm에서 6μm보다 더 낮은 에너지 값을 보였다. 이는 6μm Ni-P 도금 시편 보다는 3μm Ni-P 도금 시편에서 질산 기상 처리와 시편 전처리에 따른 high speed shear 에너지의 영향도가 크다는 것으로, 다시 말해서 3μm Ni-P 도금 시편이 외부 환경 스트레스에 의한 취약성이 크다는 의미이다.

Fig. 6의 high speed shear 에너지와 연계하여 불량모드를 분석한 데이터를 Fig. 7에 나타내었다. Fig. 7은 quasi-brittle 모드와 brittle 모드의 점유율을 나타내었으며, 질산 기상 처리하지 않은 시편에서는 시편 전처리 level#2의 quasi-와 brittle 모드의 점유율이 level#0와 level#1에 비해 높게 나타났고, 특히 3μm Ni-P 도금 시편에서 43%의 quasi-와 brittle 모드가 발생하였다. 질산 기상 처리한 시편에서의 quasi-와 brittle 모드 점유율이 질산 기상 처리하지 않은 시편에 비해 높게 나타났고, 질산 기상 처리하지 않고 시편 전처리 level#2의 3μm Ni-P 도금 시편 (43.2%)은 질산 기상 처리하고 시편 전처리 level#2인 3μm Ni-P 도금 시편의 quasi-와 brittle 모드 (44.8%)와 거의 같은 점유율을 나타내었다. 이는 3μm Ni-P 도금 시편에서 시편 전처리 level#2의 스트레스가 high speed shear 에너지와 유사하게 quasi-와 brittle 모

Fig. 7 Quasi-brittle and brittle failure mode proportion for samples with HNO₃ vapor (a) and without HNO₃ vapor (b) using high speed shear test as a function of Ni-P thickness

Fig. 8 Interfacial SEM images between SAC405 solder and Ni-P deposit for specimens attached solder ball as a function of Ni-P thickness and with and without HNO₃ vapor treatment: (a) 3μm and without HNO₃ vapor, (b) 6μm and without HNO₃ vapor, (c) 3μm and with HNO₃ vapor, and (d) 6μm and HNO₃ vapor, respectively

드에 높은 영향을 미치고 있음을 나타낸다. Quasi- and brittle 모드의 점유율은 질산 기상 처리와 시편 전처리 level#2의 영향을 받고 있음을 알 수 있다.

본 연구에서 사용된 질산 기상 처리 유무, 시편 전처리 level#2와 Ni-P두께 변화 시편의 계면 미세 조직을 분석하기 위하여 Fig. 8에 단면 SEM 이미지를 나타내었다. Fig. 8(a,b)는 질산 기상 처리하지 않은 시편의 Ni-P 도금두께에 따른 SAC405 solder와 Ni-P도금의 단면 SEM 이미지로, 시편 전처리와 Ni-P 도금두께에 따른 금속간화합물 (IMC)와 미세조직의 차이는 관찰할 수 없었다. 약 2~3μm 두께의 (Ni,Cu)₃Sn₄ 금속간화합물이 SAC405 솔더와 Ni-P 도금 사이에 plate-like 형상으로 생성되었으며, SAC405 solder 내부에는 Ag₃Sn 금속간화합물 관찰되었다. Augustin 등의 보고에 따르면 SAC405은 과공정 조성으로 리플로우 냉각 시 Ag₃Sn이 먼저 생성되고 이후에 공정점인 217°C 근처에서 Sn dendrite 조직과 공정조직이 같이 생성된다^{13-15,18,19}. Fig. 8(c,d)는 질산 기상 처리한 시편의 시편 전처리와 Ni-P 도금두께에 따른 SAC405 솔더와 Ni-P도금의 단면 SEM 이미지로, 미세조직 상의 차이는 관찰할 수 없었다. Fig. 8(a,b)와 마찬가지로 약 2~3μm (Ni,Cu)₃Sn₄의 금속간화합물과 SAC405 솔더내에 Ag₃Sn 금속간화합물이 관찰되었다.

Fig. 9는 기계적 연마에 따른 영향을 최소화 하여 계면 미세조직과 금속간화합물 관찰을 위하여 단면 아르곤 이온밀링 (Ar ion milling) 장치를 이용하여 단면 가공 후 SEM 분석이미지를 나타내었다. Fig. 9(a)는 시편 전처리 level#2 처리한 3μm Ni-P 도금시편의

Fig. 9 Interfacial SEM images between SAC405 solder and Ni-P deposit for 3μm Ni-P deposit specimens attached solder ball with or without HNO₃ vapor treatment: (a) level#2 and without HNO₃ vapor (b) level#2 and with HNO₃ vapor, respectively. EDS analysis (c, d) indicated (Ni,Cu)₂SnP and (Ni,Cu)₃P, respectively

SEM 이미지로, $(\text{Ni,Cu})_3\text{Sn}_4$ 금속간화합물과, Ni-P도금층 사이에는 2층의 금속간화합물이 추가 관찰되었으며, EDS분석 결과로 2층의 금속간화합물은 $(\text{Ni,Cu})_2\text{SnP}$ 와 $(\text{Ni,Sn})_3\text{P}$ 로 판단되었다. Sohn과 Park 등에 따르면, 무전해 Ni금속층과 무연 (lead-free) 솔더간의 금속간화합물은 $(\text{Ni,Cu})_3\text{Sn}_4$, $(\text{Ni,Cu})_6\text{Sn}_5$, Ni_3SnP , Ni_2SnP , $(\text{Ni,Sn})_3\text{P}$ 로 보고 하였으며^{2,16)}, 본 연구에서는 $(\text{Ni,Cu})_3\text{Sn}_4$, $(\text{Ni,Cu})_2\text{SnP}$ 와 $(\text{Ni,Sn})_3\text{P}$ 금속간화합물 3종이 관찰되었다. 금속간화합물 $(\text{Ni,Cu})_2\text{SnP}$ 와 $(\text{Ni,Sn})_3\text{P}$ 에서 공극 (void)가 관찰되었으며, 이는 시편 전처리 level#2에 의한 영향으로 판단된다. Fig. 9(b)는 질산 기상 처리와 시편 전처리 level#2 처리한 $3\mu\text{m}$ Ni-P 도금시편의 SEM 이미지로, Fig. 9(a)와 동일한 3종의 금속간화합물 관찰되었으나, 많은 양의 공극 (void)가 $(\text{Ni,Cu})_2\text{SnP}$ 와 $(\text{Ni,Sn})_3\text{P}$ 금속간화합물에서 관찰되었다. 이는 질산 기상 처리에 의한 Ni 부식 (corrosion)에 의한 것으로 판단된다.

Fig. 10과 11은 high speed shear 평가를 진행한 시편의 파단면 SEM 이미지를 나타내었다. Fig. 10은 질산 기상 처리하지 않은 시편의 시편 전처리와 Ni-P 도금두께에 따른 high speed shear 평가후 파단면을 관찰하였다. $6\mu\text{m}$ 도금 시편에서는 시편 전처리 유무와 관계없이 솔더내에서 연성 파괴가 관찰되었고, 파단면에 딴플이 high speed shear 방향으로 길게 늘어져 있는 것을 관찰할 수 있다. 이에 비해 시편 전처리 level#2와 $3\mu\text{m}$ Ni-P 도금 시편 (Fig. 10(c))은 취성 파괴가 관찰되었고, 계면 금속간화합물 $(\text{Ni,Cu})_3\text{Sn}_4$ 이 관찰되었다. 이는 시편 전처리 level#2의 stress에 의

Fig. 10 Fracture SEM images for specimen without HNO_3 vapor after high speed shear test as a function of Ni-P thickness and pre-condition: (a) $3\mu\text{m}$, level#0, (b) $6\mu\text{m}$, level#0, (c) $3\mu\text{m}$, level#2, and (d) $6\mu\text{m}$, level#2, respectively

Fig. 11 Fracture SEM images for specimen with HNO_3 vapor after high speed shear test as a function of Ni-P thickness and pre-condition: (a) $3\mu\text{m}$, level#0, (b) $6\mu\text{m}$, level#0, (c) $3\mu\text{m}$, level#2, and (d) $6\mu\text{m}$, level#2, respectively

한 취성 파괴로 $(\text{Ni,Cu})_3\text{Sn}_4$ 금속간화합물과 Ni-P 도금층 사이에서 파단이 일어났음을 알 수 있다. Fig. 9(a)에서와 같이 $(\text{Ni,Cu})_2\text{SnP}$ 와 $(\text{Ni,Sn})_3\text{P}$ 금속간화합물에서의 공극 (void)가 취성파괴의 원인 인자로 판단되며, 이는 질산 기상 처리하지 않은 $3\mu\text{m}$ Ni-P 도금 시편의 high speed shear 에너지의 저하 원인으로 판단된다. Fig. 11은 질산 기상 처리한 시편의 시편 전처리와 Ni-P 도금두께에 따른 high speed shear 평가후 파단면을 관찰하였다. 질산 기상 처리한 모든 시편의 파단면에서 Ni-P입계에 발생한 Ni 부식 (corrosion)을 관찰할 수 있었으며, 시편 전처리 level#0 시편 (Fig. 11(a, b))에서는 딴플과 Ni 부식이 함께 관찰되었고, Ni 부식 주변에서는 취성파괴의 흔적이 보인다. Fig. 11(b)의 시편 전처리 level#0와 $6\mu\text{m}$ Ni-P 도금시편은 SAC405 솔더의 실장 리플로 때에 Ni 부식에 의한 가스분출로 solder 내의 공극 (void)가 생성되어 high speed shear 평가에 의해 공극 (void)에서의 파괴가 일어난 것을 알 수 있다. 시편 전처리 level#2 시편의 파단면 (Fig. 11(c,d))에서는 계면 금속간화합물 $(\text{Ni,Cu})_3\text{Sn}_4$ 와 Ni-P 도금층 및 Ni 부식이 관찰되었으며, 이는 시편 전처리와 질산 기상 처리에 의한 영향으로 판단된다. 질산 기상 처리한 시편의 high speed shear 에너지 감소 영향은 질산 기상 처리에 의한 Ni-P 도금의 부분적인 Ni 부식이 영향으로 판단된다.

파단면의 상세한 단면 분석을 위하여 FIB분석을 시행하여 Fig. 12에 나타내었다. Fig. 12 (a,b)는 질산 기상 처리하지 않은 시편 전처리 level#2와 $3\mu\text{m}$ Ni-

Fig. 12 Fracture SEM images (a, c) and its FIB images (b, d) for 3μm thickness of Ni-P deposit and pre-condition level#2 using high speed shear test as a function of HNO₃ vapor treatment: without HNO₃ vapor treatment (a, b) and with HNO₃ vapor treatment (c, d). The dotted line in FIB image shows the interfacial fracture direction after the high speed shear test

P 도금 시편의 파단면 SEM과 FIB 이미지로, EDS분석 결과로 부터 Ni-P 도금층과 (Ni,Cu)₃Sn₄ 금속간화합물로 판명되었으며, FIB 이미지에서 파단을 점선으로 표시하였으며, (Ni,Cu)₃Sn₄과 Ni-Sn-P 금속간화합물에서 파단이 일어났음을 알 수 있다. 금속간화합물 내의 파단 부분은 남겨진 금속간화합물의 높이가 1μm 이하로 나타났다. 또 다른 금속간화합물이 남아 있지 않은 부분은 (Ni,Cu)₃Sn₄과 Ni-Sn-P 금속간화합물에서 파단이 일어난 것을 알 수 있다. Fig. 12 (c,d)는 질산 기상 처리한 시편 전처리 level#2와 3μm Ni-P 도금 시편의 파면 SEM과 FIB 이미지로, Ni-P 도금층내에 Ni 부식이 관찰되었다. 파단은 (Ni,Cu)₃Sn₄과 Ni-Sn-P 금속간화합물 사이에서 일어났으며, 질산 기상 처리에 따른 Ni 부식이 Ni-Sn-P 금속간화합물의 취성파괴에 영향을 주었음을 알 수 있다.

K. Pun 등은 drop test의 결과로써 3μm Ni-P 도금의 불량 발생율이 높은 이유로 솔더리지스트(solder resist)와 Ni-P 두께의 구조상의 원인을 제시하고 있다¹⁰⁾. Fig. 6에서 보면, 본 연구에서 질산 기상 처리하지 않은 시편의 high speed shear 평가에서 3μm Ni-P 도금 시편의 shear 에너지의 감소를 확인할 수 있는데 구조상의 원인을 확인하기 위하여 파단면의 가장자리와 솔더리지스트 (solder resist)와의 경계면을 FIB 분석하였다.

Fig. 13(a)는 질산 기상 처리하지 않은 3μm Ni-P 도금 시편의 high speed shear 평가 후의 파단면 SEM 이미지이다. SEM 이미지의 하부에서 상부로 shear 평

Fig. 13 Fracture SEM image (a) and its FIB image (b) for 3μm thickness of Ni-P sample and pre-condition level#2 using by high speed shear test

가가 이루어 졌고, 그로 인한 솔더리지스트와 솔더 간의 틈을 확인할 수 있었다. 솔더리지스트와 Ni-P 도금층 간의 구조상 원인이 크랙 (crack) 발생을 제공했는지 확인하기 위하여 Fig. 13(b)에 FIB 이미지를 나타내었다 (Fig. 13(a)의 FIB 에칭 영역 표시). 솔더리지스트의 경사(slope)는 90도로 형성되어 있으며, Cu 도금층과 Ni-P 도금층 사이에 공극 (void)가 관찰되었다. Ni-P 도금층과 솔더리지스트 사이에 크랙이 관찰되었으며, 이 크랙에 의한 취성파괴의 흔적은 찾을 수 없었다. 즉 크랙이 Ni-P도금과 금속간화합물 사이의 취성 파괴를 유도한 증거를 찾을 수 없었고, 또 Ni-P 도금 층의 가장자리에 솔더볼의 solderability 저하 현상도 관찰할 수 없었다. 이로 인해 솔더리지스트와 Ni-P 도금두께와의 구조적 원인이 취성파괴를 일으켰다고는 말할 수 없다.

4. 결 론

Ni-P 도금두께와 질산 기상 처리에 의해 제작된 시편들의 칩어셈블리 공정을 고려한 시편 전처리별 high speed shear 평가에 미치는 영향을 조사하여 다음과 같은 결론을 얻었다.

1) SAC405 솔더와 무전해 Ni-P 도금의 리플로 처리후 생성되는 계면 금속간화합물은 (Ni,Cu)₃Sn₄, (Ni,Cu)₂SnP, (Ni,Sn)₃P 로 관찰되었다.

2) 질산 기상 처리하지 않은 시편 전처리 level#2와

3 μ m Ni-P 도금 시편에서 2.72mJ의 낮은 high speed shear 에너지가 나왔으며, 이는 시편 전처리 level#2의 스트레스가 (Ni,Cu)₃Sn₄와 Ni-Sn-P 금속간화합물 간의 취성파괴의 원인으로 판단된다.

3) 질산 기상 처리는 약 1mJ 이상의 shear 에너지 감소를 초래하였으며, 이는 Ni-P 도금의 Ni 부식을 유발하여 (Ni,Cu)₃Sn₄와 Ni-Sn-P 금속간화합물의 취성 파괴를 일으켰다.

4) 질산 기상 처리와 시편 전처리별 High speed shear 에너지에 있어서 Ni-P 도금 두께의 영향은 Ni-P 도금 두께가 낮은 3 μ m에서 많은 shear 에너지 감소를 나타내었다. 이는 3 μ m Ni-P 도금의 Ni 부식 발생의 취약성과 이로 인한 취성파괴가 원인이다.

5) Ni-P 도금두께의 증가 (3 μ m $\rightarrow$ 6 μ m)는 SAC405 솔더 접합부의 접합강도를 개선한다.

Reference

1. D. Cullen, E. Huenger, M. Toben, B. Houghton and K. Johal: A study on interfacial fracture phenomenon of solder joints formed using the electroless nickel/immersion gold surfaces finish, Proc. IPC works 2000, s03 (2000)
2. Y. C. Sohn, and J. Yu: Correlation between interfacial reaction and brittle fracture found in electroless Ni(P) metallization, J. Microelectro. & Packag. Soc., **12-1**, (2005), 41-46
3. Z. Mei, M. Kauffmann, A. Eslambolchi and P. Jonson, "Brittle interfacial fracture of PBGA packages on electroless Ni/immersion Au", Proc. 48th Electronics Component and Technology Conference, (1998), 952
4. G.M. Wenger, R. J. Coyle, P. P. Solan, J. K. Dorey, C. V. Dodde, R. Erich and A. Primavera, "Case studies of brittle interfacial fractures in area array solder interconnects", Proc. 26th International Symposium for testing and failure analysis, (2000), 355
5. T. I. Eijim, D. B. Hollesen, A. Holliday, S. A. Gahr and R. J. Coyle: Assembly and reliability of thermally enhanced high I/O BGA packages, Proc. 21th IEEE International Electronics Manufacturing Symposium, (1997), 25
6. J. W. Jang, D. R. Frear, T. Y. Lee and K. N. Tu: Morphology of interfacial reaction between lead-free solders and electroless Ni-P under bump metallization, J. Appl. Phys., **88-11** (2000), 6359
7. D. Goyal, T. Lane, P. Kinzie, C. Panichas, K. M. Chong and O. Villalobos: Failure mechanism of brittle solder joint fracture in the presence of electroless Ni immersion gold (ENIG) interface, Proc. 52nd Electronic Component and Technology Conference, (2002), 732
8. K. Zeng, R. Stierman, D. Abbott and M. Murtuza: The root cause of black pad failure of solder joints with electroless Ni/immersion gold plating, JOM, (2006), 75-79
9. D. G. Lee, T. J. Chung, J. W. Choi, S. H. Huh, S. J. Cho, Y. J. Yoon and B. Y. Min: New surface finish of the substrate for the flip chip packaging, SEMICON Korea 2007, (2007), 255-259
10. K. Pun, P. L. Eu, M. N. Islam and C. Q. Cui: Effect of Ni layer thickness on intermetallic formation and mechanical strength of Sn-Ag-Cu solder joint, 10th Electronics Packaging Technology Conference, IEEE, (2008), 487-493
11. D. J. Lee, S. H. Huh, S. J. Mun, C. Kang, J. W. Choi, C. S. Kim, S. H. Hwang, J. Y. Pang, H. S. Chu and H. J. Lee: Corrosion behavior of electroless nickel/immersion gold plating by interfacial morphology, Electron. Mater. Lett., in progress
12. S. H. Huh, K. D. Kim and K. S. Kim: A novel high speed shear test for lead free flip chip package, Electron. Mater. Lett., **8-1** (2012), 53-58
13. R. Augustin, R. Koleňák, M. Martinkovič, and M. Provazník: Influence of 0.1%Al on the properties of the SAC405 lead-free solder alloy, Proc. World Congress on Engineering 2012, (2012), On-line
14. K. W. Moon, W. J. Boettinger, U. R. Kattner, F. S. Biancaniello, and C. A. Handwerker: Experimental and thermodynamic assessment of Sn-Ag-Cu solder alloys, J. Electron. Mater., **29** (2000), 1122-1236
15. P. Limayel, R. Labiel, B. Vandeveldel, D. Vandepitte, and B. Verlinden: Creep behavior of mixed SAC405/SnPb soldered assemblies in shear loading, 9th Electronics Packaging Technology Conference, Singapore, (2007), 703-712
16. M. H. Park, E. J. Kwon, H. B. Kang, S. B. Jung, and C. W. Yang: TEM study on the interfacial reaction between electroless plated Ni-P/Au UBM and Sn-3.5Ag solder, Metals and Materials international, **13** (2007), 235-238
17. J. W. Yoon, J. W. Kim, J. M. Koo, S. S. Ha, B. I. Noh, W. C. Moon, J. H. Moon, and S. B. Jung: Flip-chip bonding technology and reliability of electronic packaging, J. KWJS, **25** (2007), 6-15
18. I. Y. Lee, C. B. Lee, S. B. Jung, and C. J. Seo: Growth kinetics of intermetallic compound on Sn-3.5Ag/Cu, Ni pad solder joint with isothermal aging, J. KWS, **20** (2002), 97-102
19. C. B. Lee, C. Y. Lee, C. J. Seo, and S. B. Jung: The growth kinetics of intermetallic compound layer in lead-free solder joints, J. KWS, **20** (2002), 16-23
20. S. S. Ha, J. W. Kim, J. H. Chae, W. C. Moon, T. H. Hong, C. S. Yoo, J. H. Moon, and S. B. Jung: Thermo-mechanical reliability of lead-free surface mount assemblies for auto-mobile application, J. KWS, **24** (2006), 21-27